

平成23年6月8日



東北大学

Empowered by Innovation

NEC

報道機関 各位

国立大学法人東北大学
日本電気株式会社

スピントロニクス技術を用いた世界最小の待機電力フリー 汎用検索集積回路（TCAM）の実現

—磁石と半導体を組み合わせて回路の超高密度化に世界で初めて成功—

【概要】国立大学法人東北大学（総長：井上明久／以下、東北大学）省エネルギー・スピントロニクス集積化システムセンター及び電気通信研究所の大野英男教授と羽生貴弘教授のグループは、日本電気株式会社（以下、NEC）との産学連携研究により、スピントロニクス技術であるスピン注入磁化反転型磁気トンネル接合（Magnetic Tunnel Junction; MTJ）デバイス^{注1}とシリコンデバイスを組み合わせ、不揮発記憶機能と演算機能をコンパクトに一体化させることで、世界最小素子数の完全並列型不揮発 Ternary Content-Addressable Memory (TCAM) チップを開発しました。本回路は、標準シリコン CMOS 回路上にプロジェクト参加機関である NEC において、スピントロニクスデバイス部分を作製し、原理動作実証に成功したものです。TCAM チップは、現在、ネットワークルータのウィルスチェッカーやデータベースマシン的高速データ検索ハードウェアなどとして利用されており、この実現方法の成功は、頭脳として電子機器全般に組み込まれているシステム LSI の超低省電力化への道を大きく推進させました。

【背景】

現在のシステム LSI は、ロジック部とメモリ部が分離されたアーキテクチャであるため、ロジック部とメモリ部間のデータ転送に大きな遅延が生じるとともに、それに伴う電力消費も極めて増大するという問題があります。また、通常、メモリ部は揮発性のシリコンデバイスを組み合わせて構成されており、データを保持し続けるために待機時でも常時通電しておかなければならず、近年の極限微細プロセスにおけるシステム LSI ではリーク電流に起因する待機電力の増大が大きな問題点となっています。システム LSI に対する電源を遮断すれば、リーク電流を完全にカットできますが、現在のシリコン CMOS のみの回路では内部の記憶データも消失してしまうため、待機電力問題の解決が困難でした。

TCAM (Ternary Content-Addressable Memory) は、汎用コンピュータが不得意な「情報検索」を、高速（高並列）に実行する、いわば汎用検索集積回路であり、ネットワークルータのウィルスチェッカーやデータベースマシンのデータ検索ハードウェアとして、電子機器に利用されています。TCAM セルでは、ビットマスク機能（情報検索を、対応するビットだけスキップする機能）など高機能な情報検索を実行するため、2ビットの記憶回路とビットレベルの情報検索回路を各セル内部に含んでおり、①ビットコストが高い（セル回路当たりのトランジスタ数が多い）、②微細化プロセスでのリーク電流による待機電力が増大する、という2つの問題点が指摘されていました。電源電圧を遮断すれば、リーク電流を完全にカットできますが、電子の電荷も同時に流れ出てしまい、記憶データが消滅してしまいます。つまり、電子の電荷を情報担体として用いている現在のシリコン CMOS 回路では、後者（②）の問題は、解決が困難でした。

【研究経緯】

世界最高水準の MTJ デバイス作製技術を有する東北大学の 大野英男教授と、不揮発記憶デバイスと演算回路をコンパクトに一体化する不揮発ロジックインメモリ回路技術^{注2}を世界に先駆けて提案してきた同大学の羽生貴弘教授は、文部科学省の前プログラムから共同研究を続けてきました。その成果、高並列処理を得意とする TCAM において従来までシリコン CMOS 回路技術のみでは解決困難であった「瞬時読出し可能な記憶の保持と電源電圧の完全遮断」を両立させることができるようになり、不揮発システム LSI の実現に向けて大きく前進しました。

【研究課題】

MTJ デバイスは不揮発記憶素子の中で優れた特長を有していますが、その抵抗値の変化 (TMR 比) はシリコンデバイスの抵抗値の変化に比べて小さく、多ビット並列検索を行う完全並列型 TCAM ワード回路において、一致・不一致を検出する際の内部信号振幅がワード長とともに減衰してしまう問題がありました。不揮発ロジックインメモリ回路技術を用いれば回路の小型化ができますが、現状の TMR 比では回路の動作マージンが減衰し、高並列処理の実現が困難となってしまいます。したがって、ハードウェアオーバーヘッドを最小限に抑えつつ、如何に高並列処理 (多ビット並列処理) を実現するかが大きな研究課題となっております。

【研究手法と成果】

今回、東北大学の羽生貴弘教授らのグループにより考案された、MTJ デバイスとシリコンデバイスを組み合わせ、高機能性・低消費電力性・コンパクト性を共に有する不揮発ロジックインメモリ回路技術を用いて、従来の TCAM セル回路よりも少ない素子数で不揮発化を実現し、試作チップによりその基本動作を実証しました。さらに、セル回路内部にダイオード接続トランジスタを挿入し、セル回路における一致・不一致の結果に応じてダイオード接続トランジスタの動作ポイントを変更することで、多ビット並列検索を行う際に内部信号振幅が減衰しない仕組みを組み込みました。このような回路構成の工夫によって、最小限のハードウェアオーバーヘッドで実用途の数百ビット以上の多ビット並列検索動作を実現しました。今回の成果により、従来までは両立の難しかった、セル回路のコンパクト化と TCAM の不揮発化 (すなわち、待機電力の完全遮断) の両立、ならびに高並列処理が可能な TCAM の開発が実証されました。

【研究成果の意義】

従来から懸案であった TCAM の低電力化・大容量化 (小型化) の課題を解決するため、MTJ 素子とシリコン CMOS 回路技術を組み合わせた材料・プロセス・デバイス技術と、MTJ 素子を記憶機能としてのみならず、演算素子としても利用し、記憶機能と演算機能をコンパクトに一体化した不揮発ロジックインメモリアーキテクチャに基づいて開発した結果、以下の結論が得られました。

・不揮発ロジックインメモリ回路技術によるセル回路のコンパクト化と不揮発化の同時実現

従来の不揮発 TCAM セル回路と比較し、必要なトランジスタ数を半分程度に削減できました。これは、シリコン CMOS 技術で実現した「最小の揮発 TCAM セル回路 (DRAM 型 TCAM セル)」と同等規模であり、待機電力を完全に遮断できる機能を有する TCAM セルを、実用の大容量化 (小型化) レベルまで実証できました。

・不揮発 TCAM における多ビット並列検索動作を実現

TCAM の不揮発化には MTJ デバイスの活用が必須ですが、現状の抵抗値変化 (TMR 比) の小さい MTJ デバイスを用いた場合でも、セル回路内部にダイオード接続トランジスタを 1 個挿入し、セル回路における一致・不一致の結果に応じてダイオード接続トランジスタの動作ポイントを変更することで、実用途で求められる数百ビット以上の多ビット並列検索動作を実現しました。このことにより、MTJ デバイスを用いた高並列演算処理を可能とするハードウェア実現が容易になりました。

なお、東北大学は今回の成果を、6月13日から17日まで京都で開催される半導体回路技術の国際学会「VLSI Circuit Symposium 2011」において、17日に発表します。

本成果は、内閣府の最先端研究開発支援プログラム（題名：「省エネルギー・スピントロニクス論理集積回路の研究開発」、中心研究者：東北大学 大野英男教授）によって得られたものです。

以 上

注1 スピン注入磁化反転型 MTJ デバイス

内閣府の最先端研究開発支援プログラムの中心研究者である大野英男教授らのグループで盛んに研究開発されてきた優れた特性を有するスピントロニクス素子です。

注2 不揮発ロジックインメモリ回路技術

1969年に W. H. Kautz により提案されたロジックインメモリアーキテクチャにおけるメモリ部の回路オーバーヘッドを不揮発メモリ素子で置き換えると同時に近隣の演算回路と一体化することで、コンパクト化と不揮発化を実現した、現代のロジックインメモリアーキテクチャの基本回路技術です。

■お問い合わせ先

東北大学 省エネルギー・スピントロニクス集積化システムセンター 支援室 門脇豊 室長

電話 022-217-6116

E-mail: yut-kado@riec.tohoku.ac.jp