

研究スタッフ

教授： 末光 眞希 助教： 吹留 博一

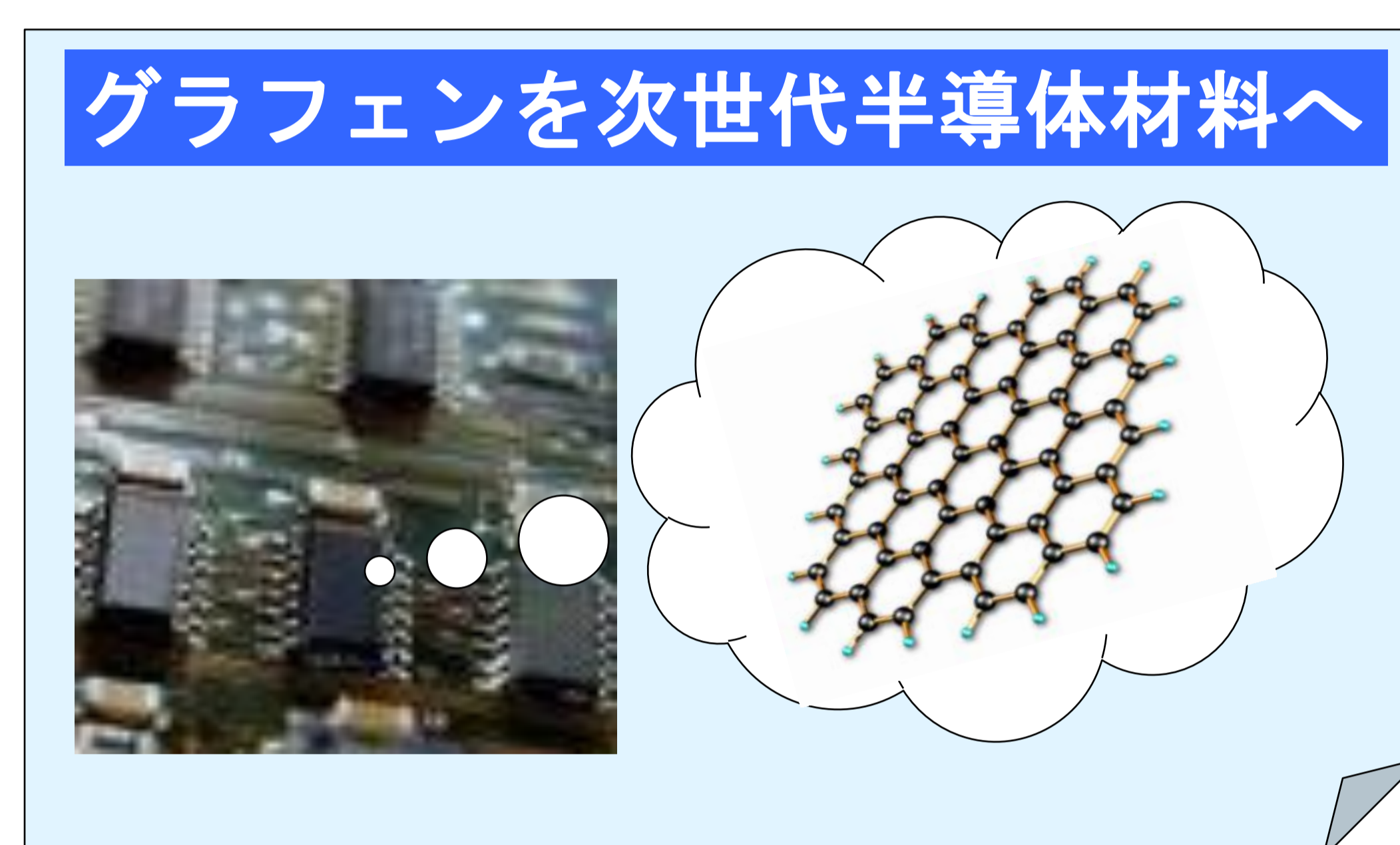
技術補佐員： 三浦 明美

研究目的

炭素原子が蜂の巣状に二次元に配列した「グラフェン」は、最大で $\sim 10^5 \text{cm}^2 \text{V}^{-1} \text{s}^{-1}$ もの移動度を有し、有望な次世代半導体材料である。

本研究室では、世界で先駆けて、Si基板上に直接成長させたグラフェン(GOS)作製に成功している。

現在は、このGOS技術を用いて、グラフェンとSi-ULSIの融合に向けた基礎研究を行っている。




主な研究テーマ

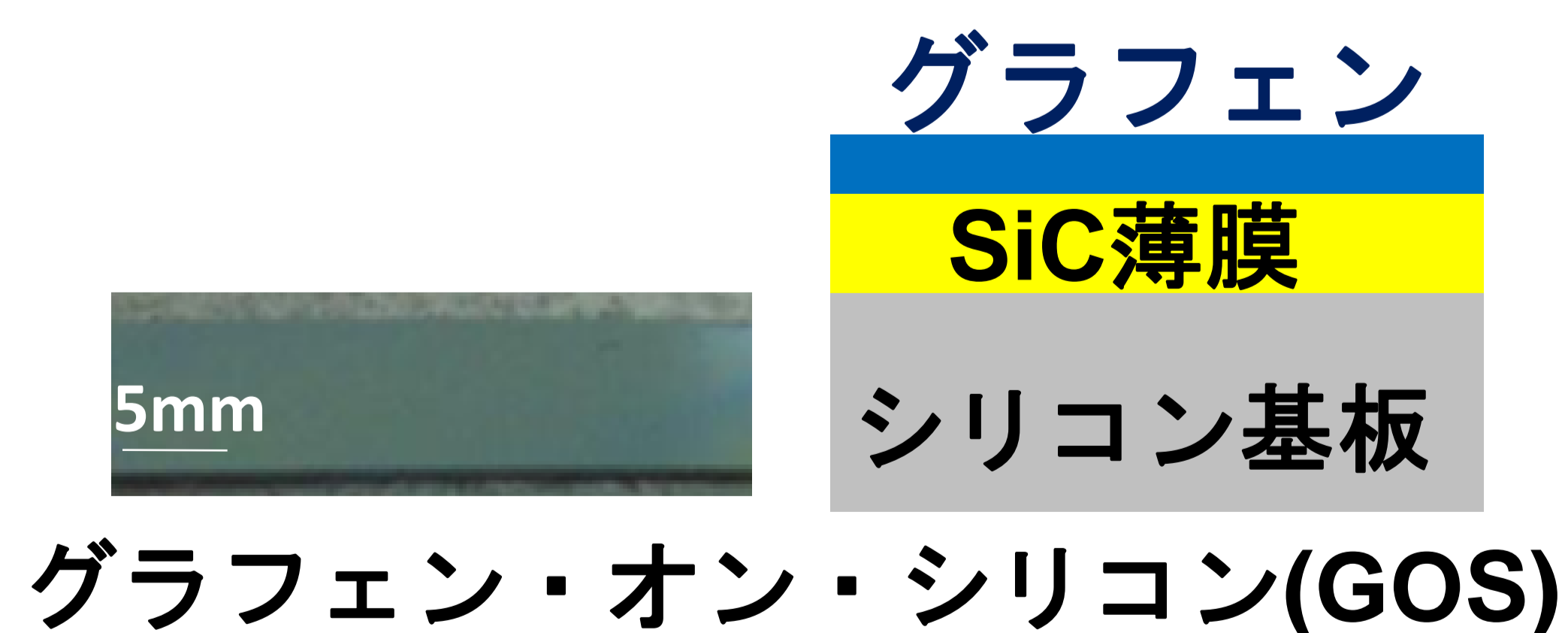
1. グラフェン・オン・シリコン(GOS)製造技術の確立

グラフェンは、従来、黒鉛剥離法・SiCバルク結晶加熱法により作製されてきた。しかし、これらの方法は大量生産には不向きである。

シリコン基板へのグラフェン製造法(GOS)を世界に先駆けて開発し、現在GOSの高品質化に向けた基礎研究を行っている。

	作製法の種類		
	GOS	SiC単結晶からのSi昇華	黒鉛剥離
概略	Graphene SiC薄膜 Silicon	Graphene SiC単結晶	黒鉛から微小片を剥離 
コスト	◎ (~ 10 円/cm ²)	× ($\sim 10^4$ 円/cm ²)	×× ($\sim 10^7$ 円/cm ²)
膜質	△	○	◎
大面積化	◎ (最大10インチ)	△ (4~6インチ)	× (<100 μm ²)
実用化	◎	△	×
Siとの相性	◎	×	×

各種グラフェン製造法の比較

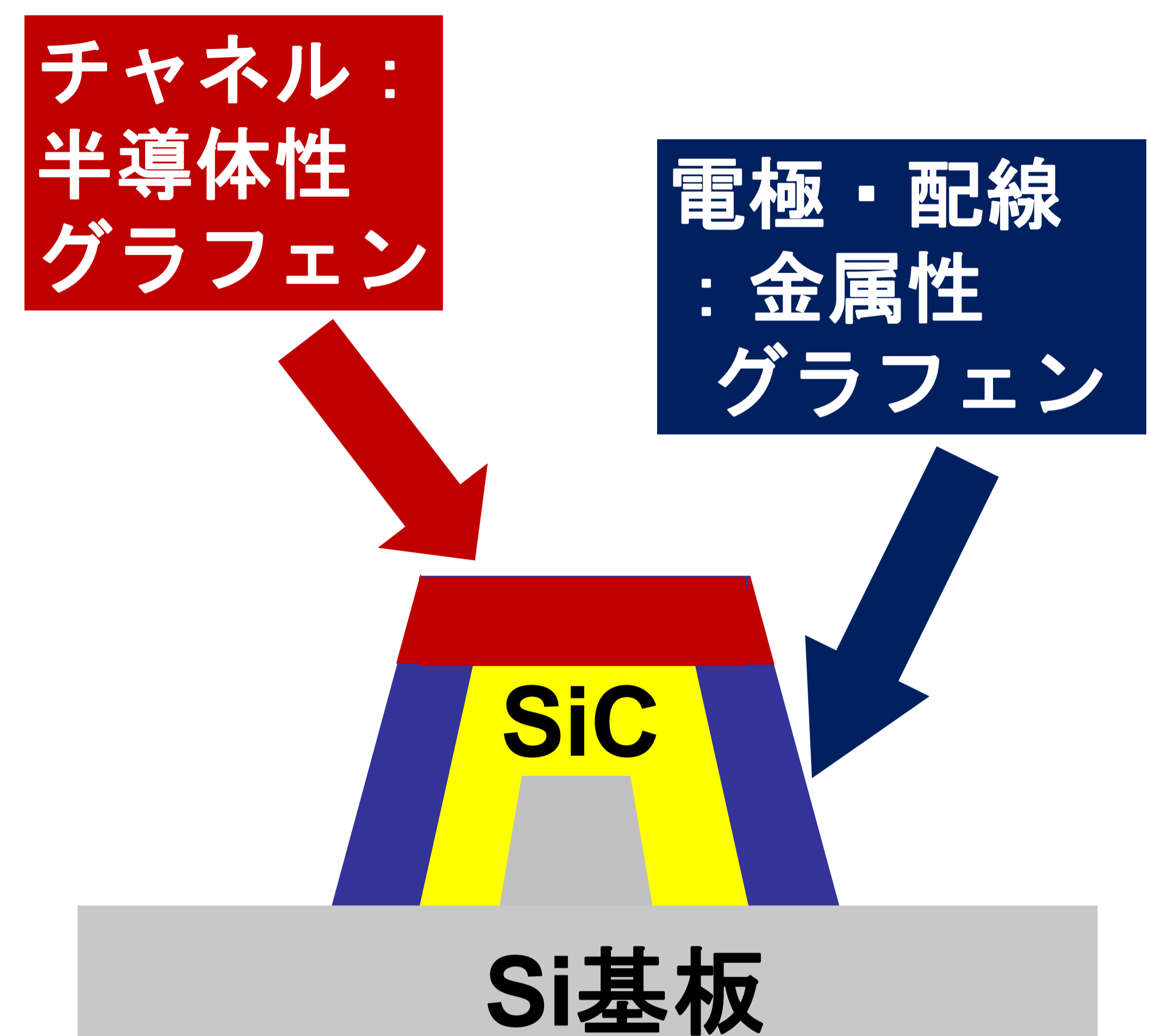


2. グラフェン・オン・シリコンの三次元化（3D-GOS）

最先端のSi-ULSIでは、More-Moore技術の一つとしてデバイス構造の三次元化の研究・開発が行われています。

ゆえに、将来的なSi-ULSIとグラフェンの円滑な融合の為に、三次元微細加工Si基板上を用いたグラフェン・オン・シリコンの作製を行っています。

さらには、この微細加工面を利用してグラフェンの電子構造制御も行っています。

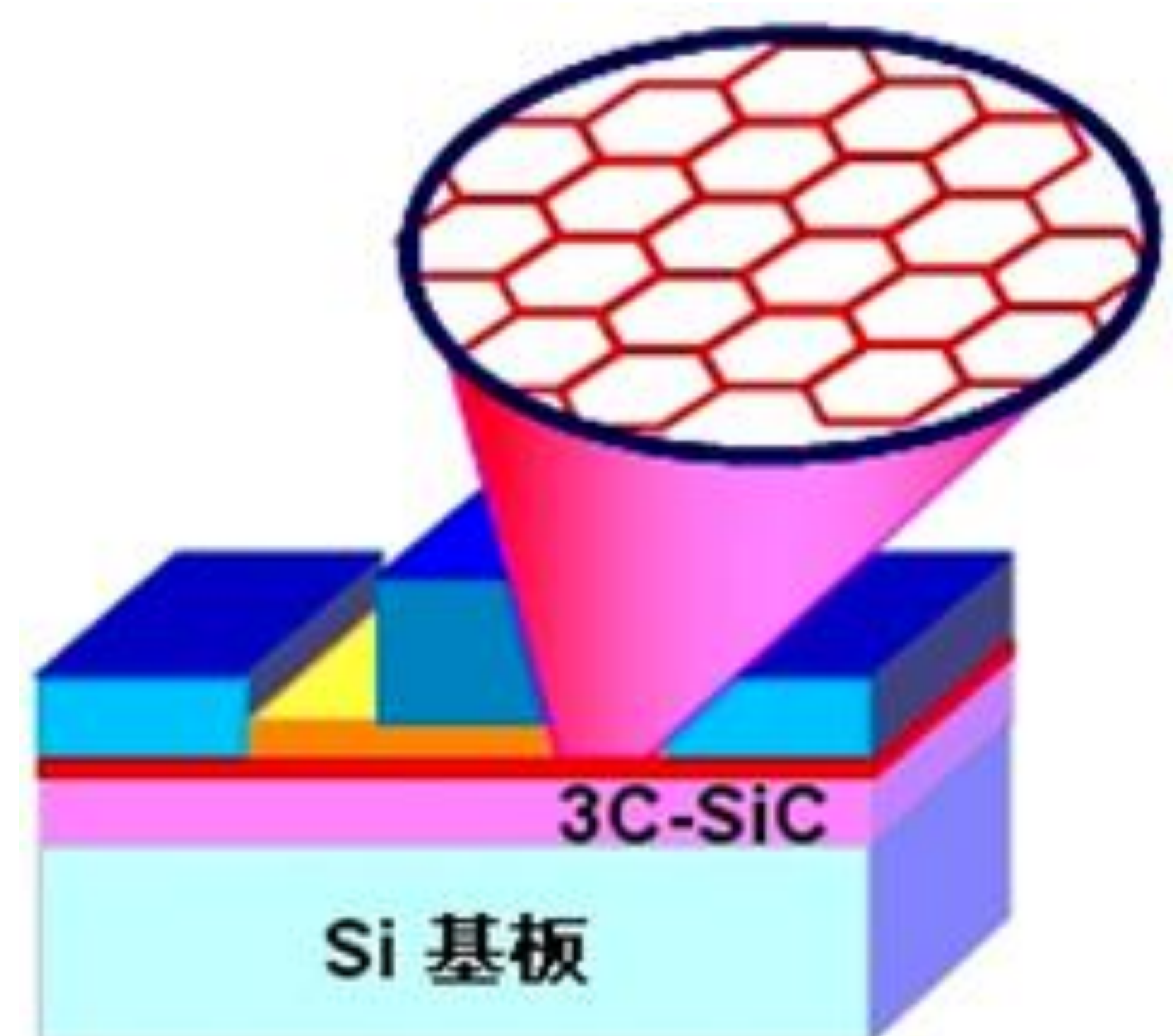


3D-GOSの模式図

3. グラフェン・オン・シリコン(GOS)のデバイス応用

東北大電気通信研究所の尾辻・末光研究室と共同で、グラフェン・オン・シリコン（GOS）を活性層として用いることによりSiを越える電子デバイス開発を行っています。

THz領域で動作する超高速通信用素子の開発が最終目標です。



GOSを用いたデバイスの模式図