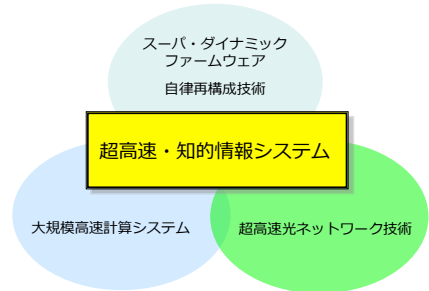




～ 超高速・知的情報処理システムの実現を目指して ～

VLSIやSoC (System on Chip), 高速光ネットワークなどの基盤ハードウェア技術とソフトウェア技術の統合により, 周囲の環境や処理対象に応じて, 内部のハードウェア構成を動的に変更可能な超高速・知的情報処理システムの実現を目指しています。

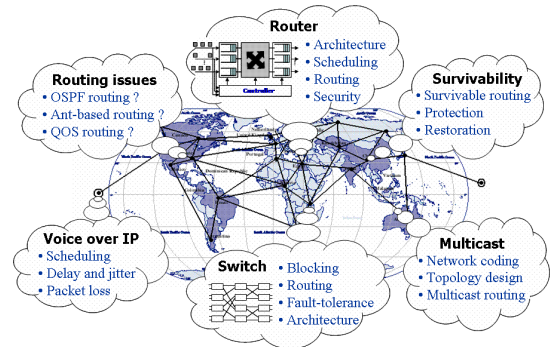


主な研究テーマ

1. 超高速情報通信アーキテクチャ

すべての処理を光で行うフォトニックネットワーク, 光ファイバーの切断やスイッチの故障を考慮した高サバイバル方式を中心とした研究

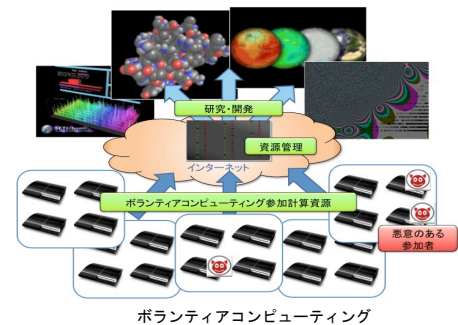
- 超高速情報通信を行うためのノンブロッキング光スイッチアーキテクチャ
- 多段結合光スイッチネットワークの高速制御法
- ファイバーやスイッチの障害に対処する適応型フォトニックネットワークルーティング法



2. 安価な大規模計算の実現

ネットワークに繋がった多数の計算機の余剰資源を利用した大規模ボランティアコンピューティング技術のための, ネットワークアーキテクチャや, 誤った答えを意図的に返す計算機の検出方法, 計算の効率化を中心とした研究

- ジョブスケジューリングのための動的クラスタリングアルゴリズム
- 信頼性に基づいたジョブスケジューリングアルゴリズム
- 実計算機を用いたボランティアコンピューティングシステムの構築



3. スーパー・ダイナミック・ファームウェア及び知的情報システム

WSI (Wafer Scale Integration) やSoCによる超並列システム, およびハードウェア構成を変更可能な知的情報システムを中心とした研究

- 3次元ウェーハスタック構造型超並列コンピュータと適応型パケットルーティング法
- 自己回路診断技術によるハードウェア自律再構成可能マルチプロセッサシステム
- 学習機能によりハードウェア構成を動的に変更させるためのスーパー・ダイナミック・ファームウェア

