

研究スタッフ

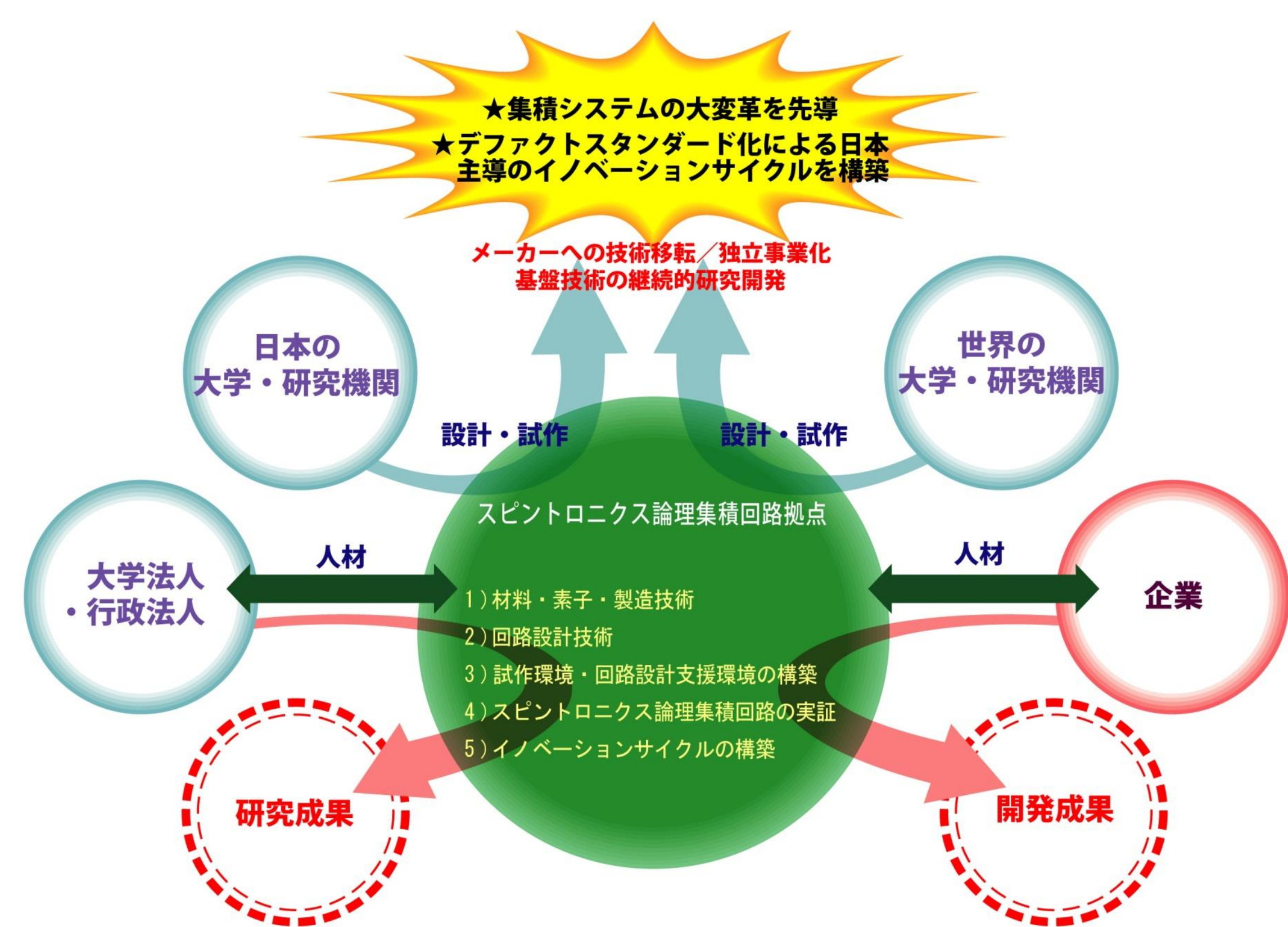
教授：大野 英男、教授：遠藤 哲郎

教授：笠井 直記、教授：羽生 貴弘

教授：安藤 康夫 准教授：池田 正二

研究目的

スピントロニクス素子と論理集積回路とを融合した革新的な省エネルギー論理集積回路を開発して論理集積回路の大変革・パラダイムシフトを起こし、更に、次世代半導体分野における我が国の国際的な競争力の強化に寄与するとともに、低炭素・省エネルギー社会の実現に貢献することを目的とする。

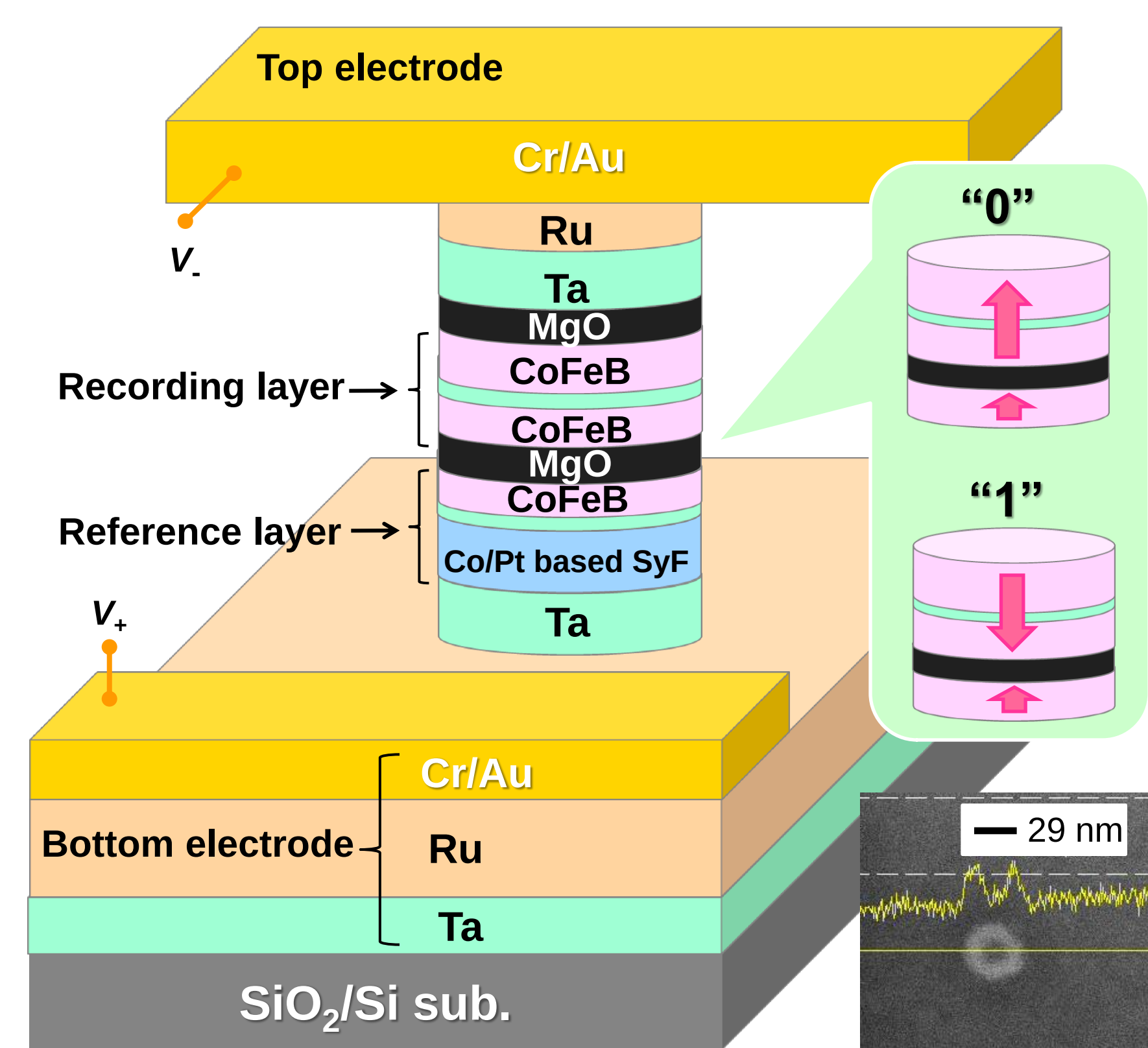


主な研究テーマ

「スピントロニクス論理集積回路の研究開発」

1. スピントロニクス材料・デバイス開発

スピントロニクス論理集積回路を実現するためには、既存の論理集積回路デバイスと親和性のあるスピントロニクス素子（磁気トンネル接合：MTJ）の開発が不可欠である。CoFeB/MgO/CoFeBの積層構造で垂直磁気異方性が発現することを発見し、さらに40nmの接合サイズで、350℃熱処理後にTMR比>100%、書込み電流 $I_{c0}<50\mu\text{A}$ 、熱安定性 $E/k_B T\sim 40$ を得た。世界で初めて5要件（微細化・CMOSプロセスとの親和性・高性能化・低電力化・高信頼性）を全て満たすことに成功した。更に、2重界面MTJ構造と反平行結合参照層を適用し、29 nmφにおいても高い熱安定性（ $E/k_B T=59$ ）が得られた。



磁気トンネル接合素子（MTJ）
MTJ：Magnetic Tunnel Junction

【参考論文】

S. Ikeda, et al., Nat. Mater. **9**, 721 (2010).
H. Sato, et al., Appl. Phys. Lett. **99**, 042501 (2012).
H. Sato, et al., Appl. Phys. Lett. **101**, 022414 (2012).
H. Sato et al., IEEE Trans. Magn. **49**, 4437 (2013).

2. スピントロニクス論理集積回路動作検証・IP開発

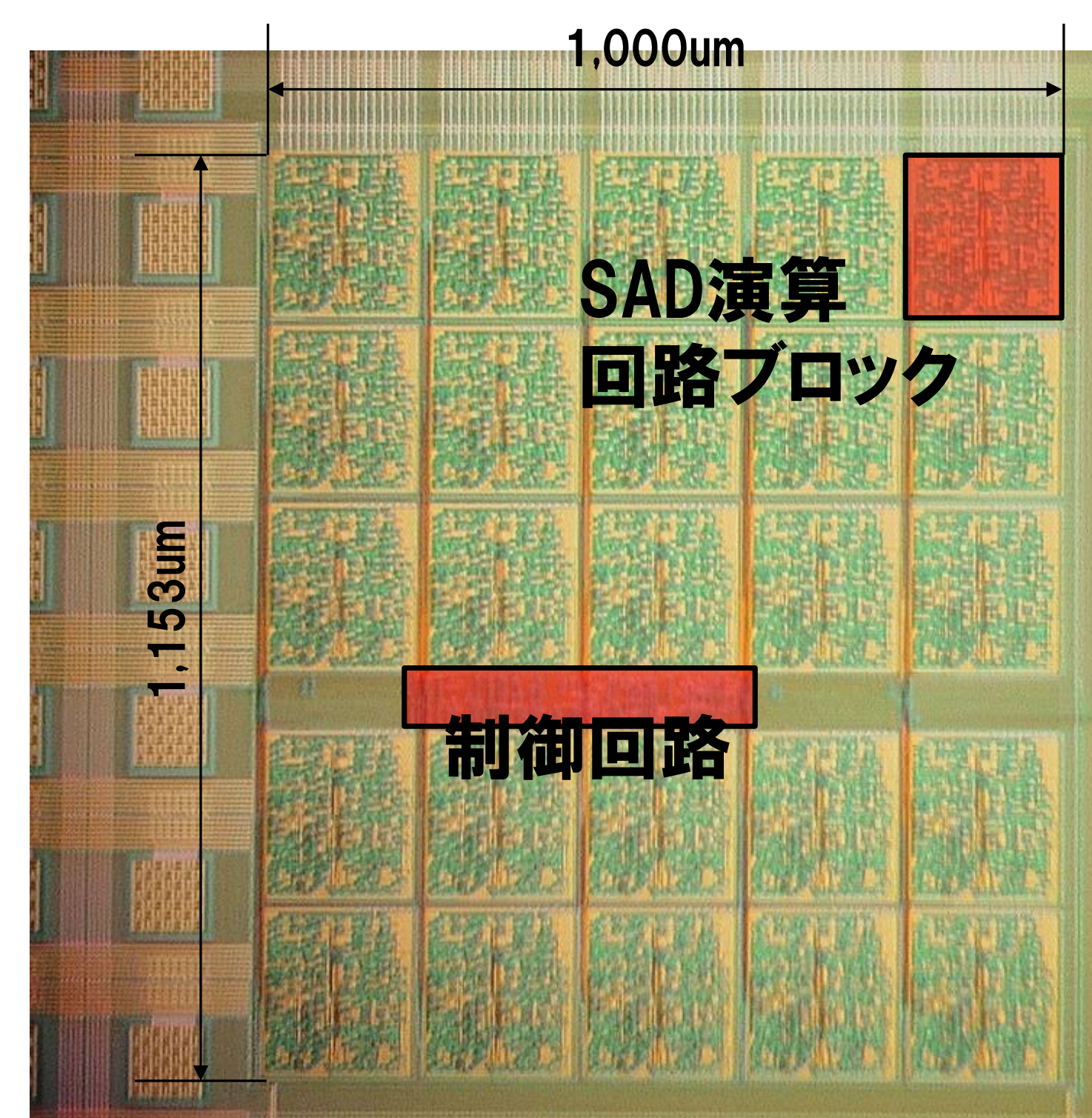
「待機電力ゼロの電子機器実現に向けて」

スピントロニクス素子（磁気トンネル接合：MTJ）をシリコンウェハ上に集積形成するプロセス技術、および不揮発記憶機能と演算機能をコンパクトに一体化させる回路技術を開発し、スピントロニクス論理集積回路IP（Intellectual Property）テストチップの設計・試作・動作検証をおこなった。

1) スピントロニクス素子を適用した画像処理用プロセッサを開発した。回路をいくつかの領域に分け電源供給を細かく制御することにより、待機電力をゼロにするとともに、演算時に必要な消費電力を1/4に削減できることを実証した。独自に開発した自動設計ライブラリ（不規則・複雑な不揮発性ロジックインメモリ集積回路設計に対応可能）を用いた。これらの結果は、集積回路のオリンピックと呼ばれる国際会議 (ISSCC 2013)において発表した。

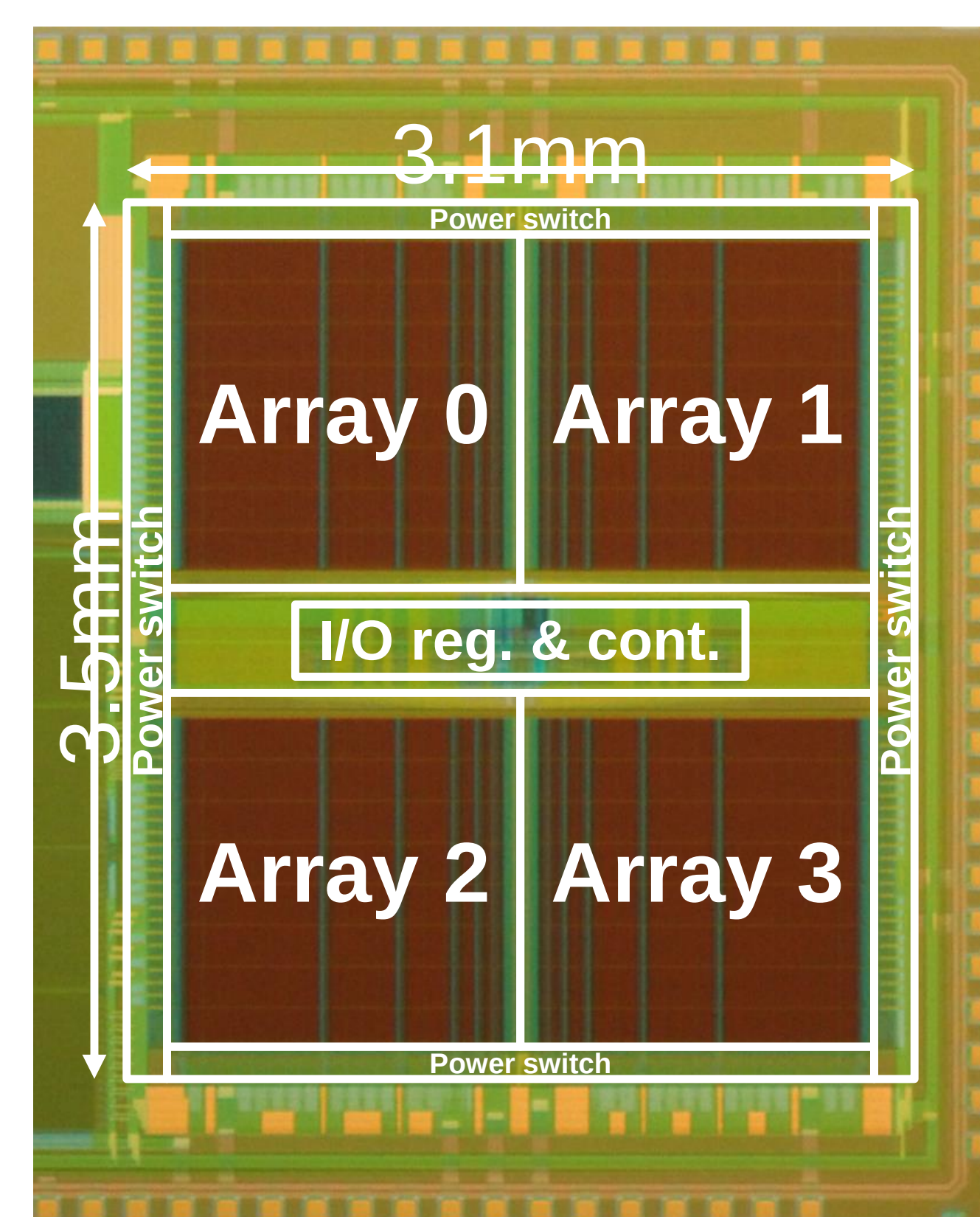
2) スピントロニクス素子を適用した不揮発記憶機能と演算機能をコンパクトに一体化させた検索用論理集積回路 Ternary Content-Addressable Memory (TCAM) チップを開発した。処理に必要な回路ブロックにのみ電源を供給する仕組みとすることで、文字検索処理に必要な消費電力を1/100に削減できることを実証した。これらの結果は、世界最高峰の集積回路国際学会 (VLSI 2013)において発表された。

3) コンピュータのキャッシュメモリ等への応用を目指し、スピン注入磁化反転型MTJ素子を用いた世界最高速でデータ書き込みが可能な1M（メガ）ビット混載用不揮発性メモリを開発した。新たな書き込み制御回路を搭載することにより、2.1ナノ秒の高速動作が確認され、プロセッサの要求に応じる高速サイクルを実証した。これらの結果は、世界最高峰の集積回路国際学会 (VLSI 2013)において発表された。



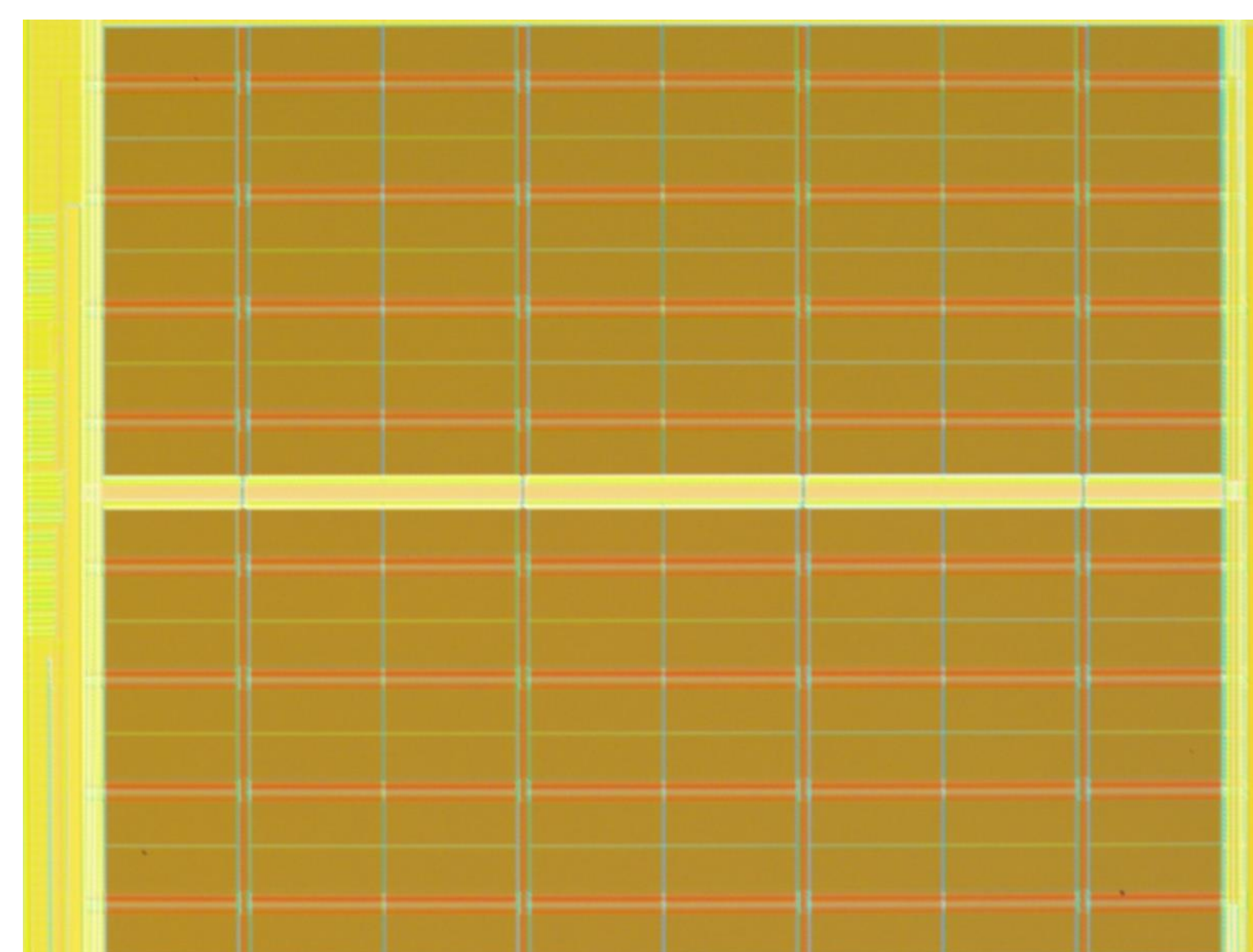
画像処理用不揮発性プロセッサ
テストチップ写真

【参考論文】 M. Natsui, et al., ISSCC, (2013)



文字検索用不揮発性論理集積回路TCAM
テストチップ写真

【参考論文】 S. Matsunaga, et al., Sym. VLSI Circuits,(2013).



ロジック混載用不揮発性1メガビットメモリ
テストチップ写真

【参考論文】 T. Ohsawa, et al., Sym. VLSI Circuits,(2013).

本センターにおいて行われる「省エネルギー・スピントロニクス論理集積回路の研究開発」（中心研究者大野英男）は、総合科学技術会議により制度設計された最先端研究開発支援プログラムにより、日本学術振興会を通して助成されたものです。