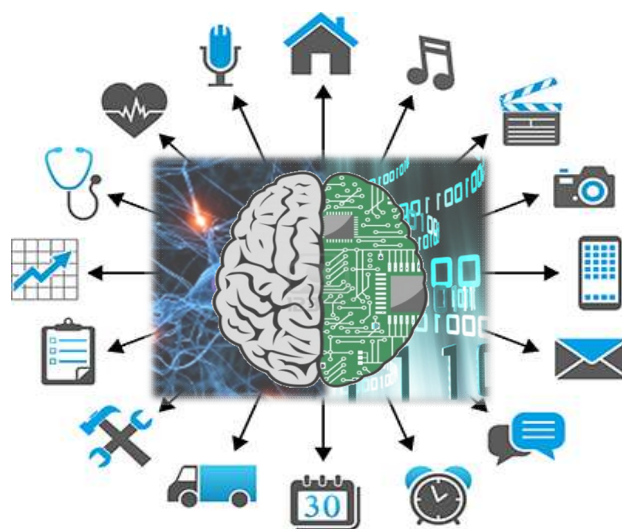


研究スタッフ

教授： 羽生 貴弘、 准教授： 夏井 雅典
助教： 鬼沢 直哉、 助教： 鈴木 大輔
研究員： 玉越 晃

研究目的

スマートフォンから自動車まで、あらゆる分野においてコンピュータ技術は必要不可欠なものとなっています。本研究室では、耐故障性・高信頼性を有するコンピュータによる安全・安心な社会の実現を目指し、従来の延長上にはない新しい考え方に基づくコンピュータアーキテクチャとその具体的応用に関する研究を行っています。

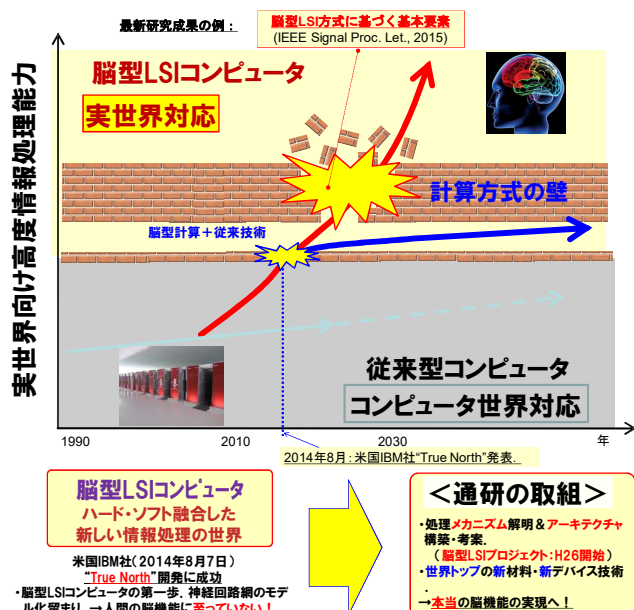


主な研究テーマ

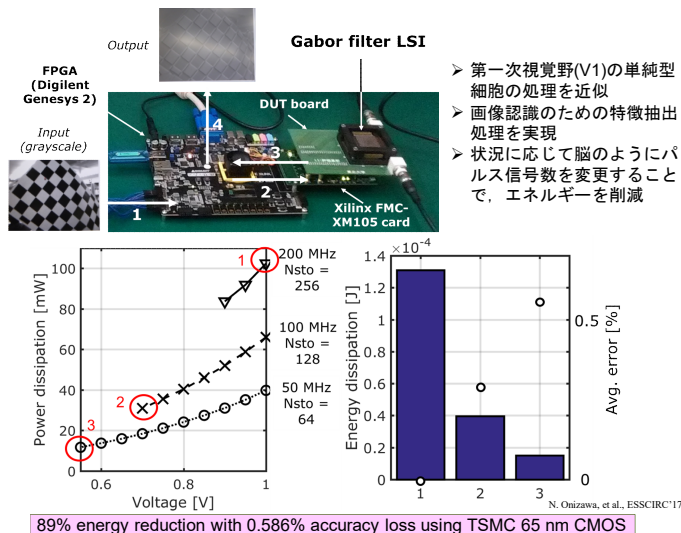
1. 人間的判断を実現する脳型LSI

平成26年度文部科学省概算要求
「人間的判断の実現に向けた新概念脳型LSI創出事業」

従来の半導体LSIコンピュータだけでは、処理の高度化が限界！
～『ハード主導型』から『ハード・ソフト融合型』へ変革～



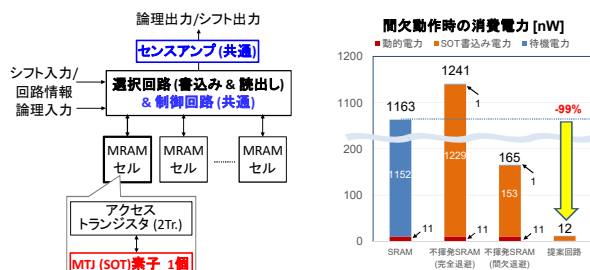
脳の神経細胞（ニューロン）を模倣した確率的パルス信号を用いることで、脳型LSIをコンパクトに実現



2. 不揮発MCU用要素回路技術

革新的超低消費電力MCUの実現に向け、(1)不揮発FPGAの多機能化・低消費電力化技術、(2)メモリアクセス高効率化技術、について検討

コンパクト・多機能不揮発FPGA回路の実現

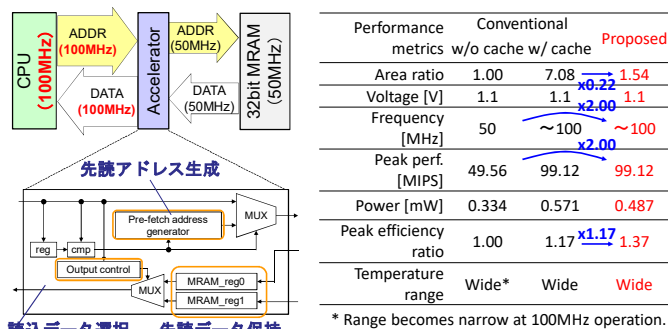


選択回路によるシフト機能の実装により書き込み回数を削減→SRAMベース構成と比較して99%の消費電力を削減しつつトランジスタ数の64%削減を達成

D. Suzuki, et al., SSDM, 2017.

無充電で長時間使用できる究極のエコIT機器の実現 (PM: 佐橋政司)
サブテーマ「スピントロニクス集積回路プロジェクト」(代表: 大野英男)

データ再利用によるメモリアクセス高効率化技術



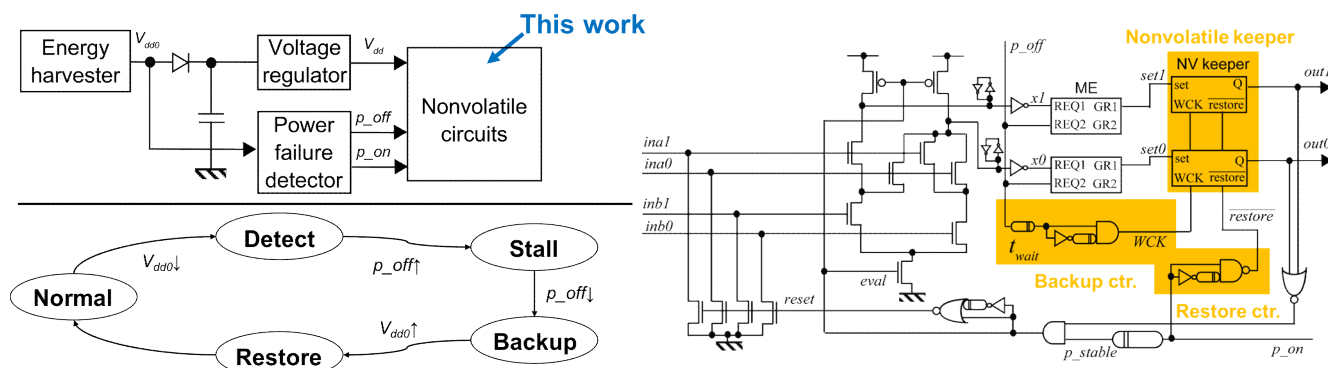
命令メモリから先読みしたデータ (32bit) をレジスタに保持しておくことで、16bit 命令が連続して実行される際の冗長なメモリアクセスを省略→データ読込の高速化

M. Natsui, et al., SSDM, 2017.

エネルギーハーベスティングで動作する超低消費電力MCUの実現を目的とした低消費電力化・高性能化のための要素回路技術を開発

3. 脳型コンピューティング向けダーク・シリコンロジックLSIの基盤技術開発

基盤研究 (S)「脳型コンピューティング向けダーク・シリコンロジックLSIの基盤研究」(H28~32年度, 研究代表者・羽生貴弘)



エネルギーハーベスティングでの動作環境を想定。供給電力が小さい値を下回った場合、途中データを自動バックアップ→供給電力復帰後に、演算途中から再開可能

自動バックアップを実現するため、クロックを用いない非同期式回路と不揮発性記憶素子であるMTJ素子を融合した極細粒度パワーゲーティング基本回路を提案

N. Onizawa, et al., ASYNC, 2017.

電力を無駄に消費しない演算を可能にする、極細粒度パワーゲーティング技術を不揮発性非同期式回路で実現することで、脳に迫る低消費電力性を目指す

産学連携を希望するテーマ例

- ・エネルギーハーベスティングIoTデバイス
- ・ロボットビジョン向け動画画像処理
- ・エッジ型学習ハードウェア
- ・組み込み向けディープニューラルネットワーク

