

不揮発性を高めた新構造 MTJ 素子を世界で初めて実現

超低消費電力システム LSI の実現へ向けた、
不揮発性スピントロニクス素子の性能向上

【概要】国立大学法人東北大学(総長:井上明久/以下、東北大学)省エネルギー・スピントロニクス集積化システムセンター及び電気通信研究所の大野英男教授のグループは、株式会社日立製作所(執行役社長:中西宏明/以下、日立)との産学連携研究により、システム LSI の待機電力をゼロにするために記録素子として利用する垂直磁化 MTJ 素子において、新構造を採用することによりその不揮発性を高めることに成功しました。垂直磁化 MTJ 素子は 2 つの磁石(磁性層)を有しており、磁石の向きが互いに反対の状態では反発力がはたります。その結果、磁石の向きは不安定となり、不揮発性の指標である熱安定性 Δ が減少します。そこで、新たにステップ構造を MTJ 素子に採用することにより、磁石間の反発力が抑制できるため Δ が向上し、集積化時の不揮発性を満足できることを実証しました。この MTJ 素子の不揮発性の向上により、機器を制御し省エネルギー動作をさせる頭脳であるシステム LSI の超低消費電力実現へ大きく前進しました。

【背景】

不揮発スピントロニクス素子である磁気トンネル接合(MTJ)素子*1は、磁石の性質を持つ2つの磁性層で、トンネルバリアと呼ばれる障壁層を挟んだ構造を持つ微細な素子です。磁性層及び障壁層は、膜厚がナノメートル以下に制御されています(ナノは10億分の1)。2つの磁性層のうち、一方は磁石の向き(磁化方向)が変化しにくい参照層であり、他方は磁化方向が可変である記録層です。記録層の磁化方向が、参照層の磁化に対して平行であるとき MTJ 素子の抵抗は低くなり、反平行であるとき MTJ 素子の抵抗は高くなります。この抵抗の変化をトンネル磁気抵抗変化と呼び、変化の大きさの比率をトンネル磁気抵抗(TMR)比と呼びます。MTJ 素子は、この2つの抵抗の状態をビット情報の"0"及び"1"にそれぞれ対応させることで情報を記録することができます。MTJ 素子に情報を書込むには、書込みたい情報に対応した向きに一定の書込み電流を印加することにより、記録層の磁化が反転することを利用します。この磁化反転は1ナノ秒以下で起こるとされているため、MTJ 素子は非常に高速な書込み動作が可能です。MTJ 素子のさらなる利点の1つは、磁性層の磁化の相対的な向きが記録を担っているため、記録保持に電力を必要としない点であり、このような性質を不揮発性と呼びます。MTJ 素子を記録素子として用いることで、高速かつ低消費電力な不揮発性磁気メモリ*2の実現が期待されています。また、複数の機能を1つのチップ上に実現するシステム LSI*3においては、MTJ 素子を分散してチップ上に配置することによりシステム自身を不揮発にすることができます。この不揮発性システム LSI*4により、パーソナルコンピューターや携帯電話等の様々な電子機器の高速化、及び低消費電力化が可能となります。

【研究経緯】

東北大学と日立の研究グループは、磁性層にコバルト鉄ボロン、障壁層に酸化マグネシウムを適用した MTJ 素子の高性能化に向けた研究を続けてきました。その成果として、従来は膜面に対して平行方向を向いていたコバルト鉄ボロン層の磁化を、垂直方向に制御する技術を世界で初めて開発することに成功しました*5。この垂直磁化 MTJ 素子の技術開発によって、MTJ 素子の性能は格段に向上し、不揮発性システム LSI の実現に向けて大きく前進しました。

【研究課題】

東北大学と日立の研究グループは、開発した垂直磁化 MTJ 素子が 10 年以上の記録保持時間を持つ可能性があることを示しました。しかし、垂直磁化 MTJ 素子は、原理的に解決しなければならない課題がありました。それは、ビット情報が“0”である状態に対して、“1”である状態の不揮発性が阻害されるというものです。これは、磁化方向が垂直であるために、記録層及び参照層の磁極が接近することによって起こります。ビット情報が“1”状態では、記録層及び参照層の磁化方向が反対方向になるため、同極性の磁極(N 極同士、若しくは S 極同士)が対向します。このため記録層及び参照層の磁化には反発力がはたらき“1”状態は不安定になります。反発力により“1”状態が不安定になると、“1”状態は容易に“0”状態に変わろうとします。これは、“1”状態の不揮発性の指標である熱安定性 Δ が減少したことを意味します。10 年以上の記録保持を実現するためには Δ が 68 以上必要ですが、直径 100 nm の垂直磁化 MTJ 素子では、“1”状態の Δ はおよそ 50 でした。従って、記録層及び参照層の磁化にはたらく反発力を低減し、“1”状態の Δ を向上することが本研究の課題でした。

【研究手法と成果】

今回、東北大学と日立の研究グループでは、MTJ 素子の構造として新たにステップ構造を採用しました。従来の MTJ 素子では記録層及び参照層の直径が同じであったのに対し、ステップ構造では記録層より参照層の直径が大きな構造になります。従来構造では、参照層から出る磁力線が密であるため反発力は高い値を示しました。しかし、ステップ構造では、参照層を大きくすることにより磁力線が疎になり、反発力を小さくすることができます。実験結果では、直径 100 nm の従来構造 MTJ 素子の反発力に対して、記録層直径 100 nm 及び参照層直径 300 nm としたステップ構造 MTJ 素子の反発力はおよそ 1/3 以下に低下しました。反発力が抑制された結果、“1”状態の Δ はおよそ 70 となり、10 年以上の記録保持の条件を満たしました。また、システム LSI に組み込まれるメモリは主に Static Random Access Memory (SRAM) ですが、今回実証したステップ構造 MTJ 素子のセル面積は、32 nm 技術世代の SRAM とほぼ同じです。さらに参照層を 200nm まで縮小でき 20nm 世代への応用が可能です。従って、我々が実現を目指す不揮発性システム LSI にステップ構造 MTJ 素子を採用することにより、現在利用されているシステム LSI と同等のチップサイズでありながら超低消費電力化を実現できます。

【研究成果の意義】

垂直磁化 MTJ 素子において、高い不揮発性を実現するために、新規ステップ構造を備えた MTJ 素子を開発した結果、以下の結論が得られました。

1. 従来構造と比較し、記録層及び参照層の磁化の間にはたらく反発力を 1/3 以下に抑制できました。その結果、 Δ は 70 以上となり、10 年の記録保持の条件を満たしました。
2. ステップ構造 MTJ 素子のセル面積は、20 nm 技術世代の SRAM とほぼ同じです。ステップ構造を採用することにより、現在利用されているシステム LSI (32nm 世代) よりもチップサイズを低減でき低コスト化を図りながら、不揮発性システム LSI を実現できる可能性を見出しました。また、自己整合プロセスによってマスク数を増加させずステップ構造の製造が可能である。

これらの結果から、開発成果であるステップ構造を備えた MTJ 素子を記録素子の適用は、超低消費電力で低コストな不揮発性システム LSI の実現へ向け大きく前進したと言えます。

なお、本研究は日本学術振興会の最先端研究開発支援プログラム「省エネルギー・スピントロニクス論理集積回路の研究開発」において実施されたものです。

また、本成果は、Symposia on VLSI Technology にて発表する予定です。

【用語説明】

*1 トンネル磁気抵抗 (MTJ) 素子

磁性層／障壁層／磁性層の3層を基本構造とする微小素子で、それぞれ厚さが数ナノメートル以下に制御された非常に薄い層によって形成されています。2つの磁性層の磁化が互いに平行のとき MTJ 素子の抵抗は低くなり、反平行のとき MTJ 素子の抵抗は高くなる性質があり、この抵抗変化率を TMR 比と呼びます。TMR 比は出力信号の大きさを決める指標になります。

*2 不揮発性磁気メモリ

MTJ 素子を記録素子として用いた高集積・高速・低消費電力化が期待される不揮発性メモリ (RAM) のことです。例えば、上下の磁性層の磁化の向きが平行、反平行の状態をそれぞれ"0"のビット情報、"1"のビット情報とした場合、情報の読み出しは、ビット情報"0"若しくは"1"に応じて変化する MTJ 素子の抵抗を検出することによって、低い電気抵抗状態(平行"0"状態)か高い電気抵抗状態(反平行"1"状態)のどちらの状態にあるか識別します。MTJ 素子への磁気情報の書込みは、1996 年米国の理論研究者により提唱されたスピン注入磁化反転と呼ばれる方式を用います。MTJ 素子に、書込むビット情報に応じた向きに電流を印加することによって書込みを行います。

*3 システム LSI (SoC)

1つのチップ上に複数の機能「システム」を集積する技術及び設計手法を指す言葉で、従来の複数の単機能集積回路を基板に実装した場合と比較して、占有面積の削減や高速化などのメリットがあります。

*4 不揮発性システム LSI

従来のシステム LSI では 演算部分と記録部分が分離して配置されているため、データ転送のための電力消費や遅延などが起こります。一方、不揮発性システム LSI では、記録機能を持った MTJ 素子を演算部分に分散して配置するため、データ転送の遅延をなくすることができます。また、MTJ 素子が持つ不揮発性を利用するため記録保持には電力を必要とせず、電源を切っても記録データを保持できます。このため、電源を切るときもシステム LSI の外部にあるハードディスクなどにデータを退避する必要がなくなります。電源を再度投入すれば、ハードディスクからデータを呼び出す必要がなく瞬時に演算を開始できるなどの特長があります。

*5 コバルト鉄ボロン及び酸化マグネシウムを用いた垂直磁化 MTJ 素子

磁性層としてコバルト鉄ボロン、障壁層として酸化マグネシウムを適用し、600%を超える高い TMR 比を示す MTJ 素子を東北大学と日立の研究グループは開発してきました。しかし、従来はこの材料の組合せでは、磁化は膜面に対して平行でした。しかし、東北大学と日立の研究グループは、コバルト鉄ボロン及び酸化マグネシウムの間にある特殊な界面磁気異方性に注目し、原子層レベルに膜厚を制御して界面磁気異方性を有効に利用した結果、磁化方向を膜面垂直方向に向けることに世界で初めて成功しました。その結果、MTJ 素子の性能は大幅に向上し、不揮発性磁気メモリや不揮発システム LSI の実現に向けて大きく前進しました。

お問い合わせ先

東北大学 省エネルギー・スピントロニクス集積化システムセンター 支援室 門脇豊 室長

TEL (022)217-6116

E-mail: sien@riec.tohoku.ac.jp

参考資料

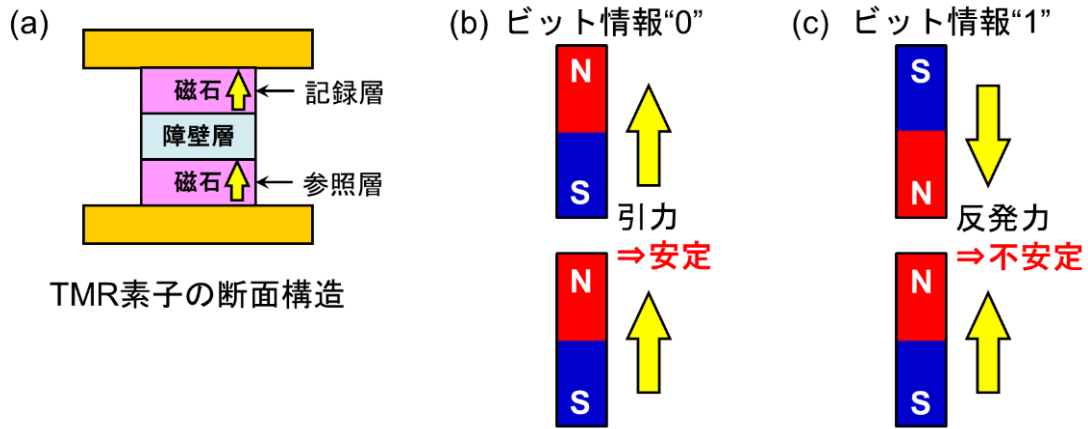


図1 (a)垂直磁化 MTJ 素子の基本構造、(b)MTJ 素子が記録しているビット情報が“0”のときの、記録層及び参照層の磁石の向き(磁化方向)、(c) MTJ 素子が記録しているビット情報が“1”のときの、記録層及び参照層の磁化方向を示した模式図です。ビット情報が“0”の状態では、記録層及び参照層の磁化が同じ方向です。しかし、ビット情報が“1”の状態では、記録層及び参照層の磁化が互いに反対であり、同じ極性の磁極(図の例では N 極同士)が対向しています。このため、ビット情報“1”の状態では反発力がはたらきます。これは、“1”状態の不揮発性の指標である Δ が減少したことを意味します。

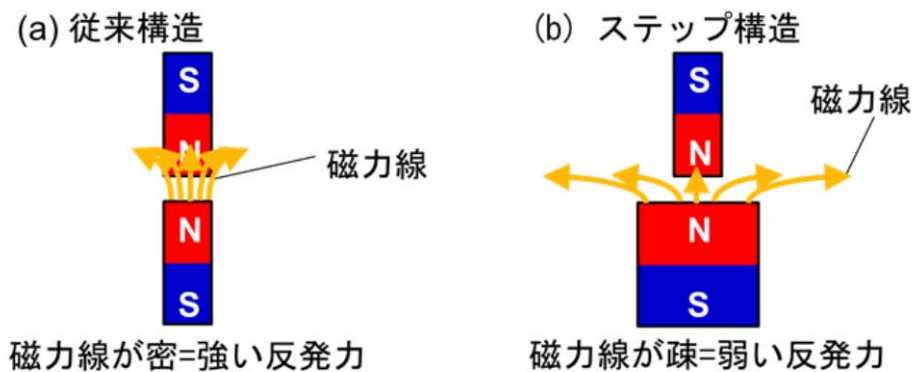


図2 ビット情報“1”状態における、(a)従来構造、(b)ステップ構造の MTJ 素子の断面模式図です。従来構造では、参照層から出る磁力線が密であり、記録層及び参照層の磁化にはたらく反発力が大きくなります。しかし、ステップ構造では、参照層から出る磁力線が疎になり、反発力は低減できます。

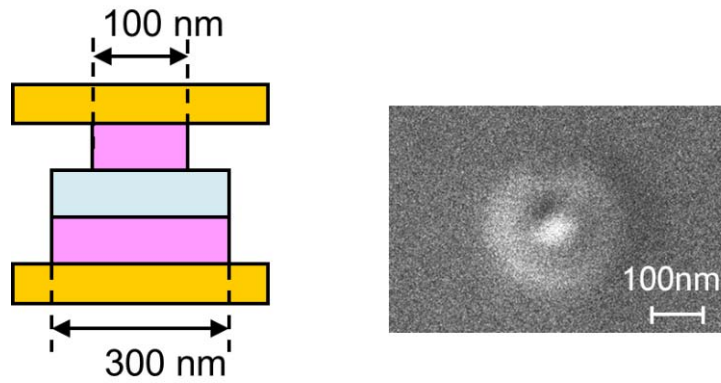


図3 開発したステップ構造 MTJ 素子の断面模式図と電子顕微鏡写真です。

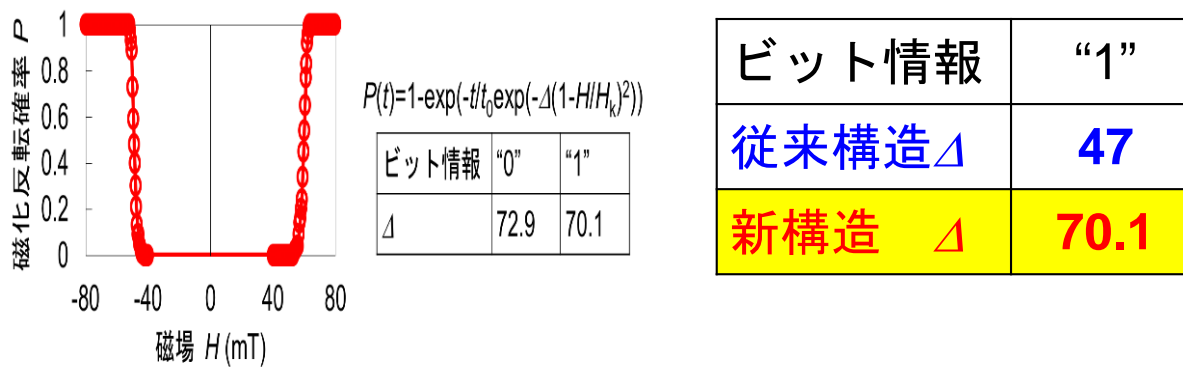


図4 開発したステップ構造 MTJ 素子について、磁化反転確率の外部磁場依存性を測定した結果を示しています。この測定結果から、不揮発性の指標である Δ を決定することができます。得られた Δ は、“1”状態で70以上の値となりました。

10年記録保持 $\Delta > 68$
 (SRAM 64Mbを不揮発化する条件)

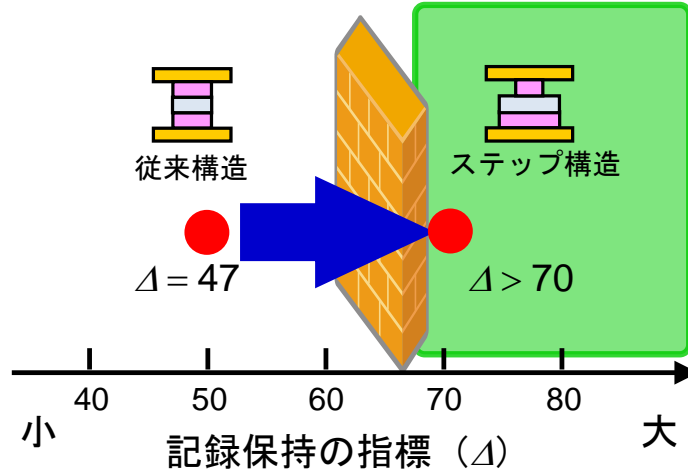


図 5 従来構造とステップ構造の Δ を表す模式図です。10年の記録保持に必要な Δ は、68ですが、従来構造の”1”の Δ はおよそ50でした。しかし、ステップ構造を採用することにより、”1”状態の Δ は70以上となり、10年以上の記録保持の条件を満たしました。

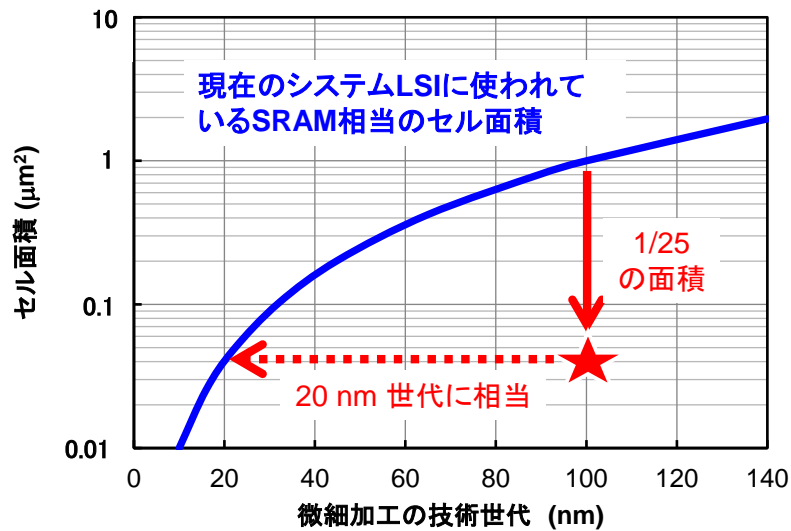


図 6 ステップ構造 MTJ 素子、及びシステム LSI 搭載 SRAM のセル面積を比較した模式図です。システム LSI に組み込まれるメモリは主に SRAM ですが、今回のステップ構造 MTJ 素子(記録層直径 100 nm)のセル面積は現在のシステム LSI 搭載 SRAM の 1/25 の面積であり、20 nm 技術世代の SRAM とほぼ同じセル面積です。