

# 研究スタッフ

教授： 室田 淳一、 准教授： 櫻庭 政夫

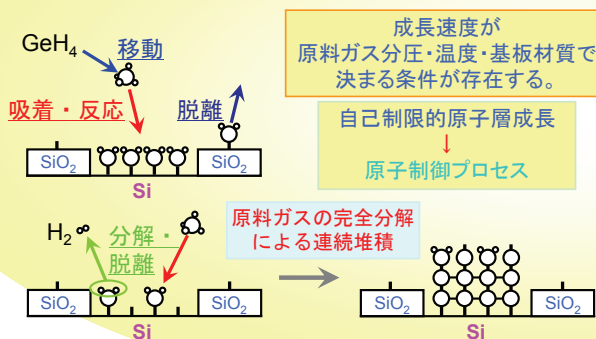
## 研究目的

半導体中で所望の元素を所望の原子位置に配置できれば、半導体中のキャリア濃度・移動度の限界突破や新機能創生に関する新たな半導体電子物性の分野が開拓され、半導体デバイス性能の飛躍的向上につながります。その視点から、IV族半導体 (Si, Ge, C) と不純物 (P, B, N, W等) の原子制御プロセスの構築と同時に、それを用いた超微細デバイス製作の研究を進め、シリコンベースIV族半導体ナノヘテロデバイスの研究開発を行うことにより、半導体デバイスの高性能化に資することを研究目的としております。

## 原子制御でIV族半導体素子を高性能化する

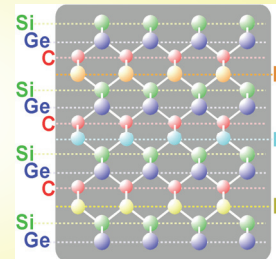
### 原子を並べて新しい半導体を作る

CVD (Chemical Vapor Deposition: 化学気相成長法) と原子制御プロセス



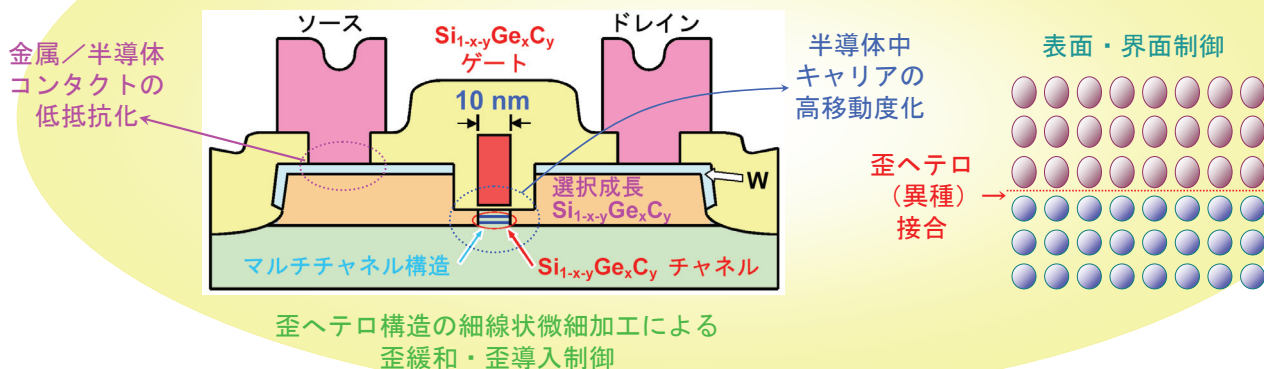
IV族半導体原子層ヘテロ構造

(究極目標)



-IV族半導体のバンドエンジニアリング  
-超高キャリア移動度及び超高キャリア濃度のIV族半導体の実現

### Si-Ge系ナノヘテロ構造を用いて半導体デバイスの高性能化を図る



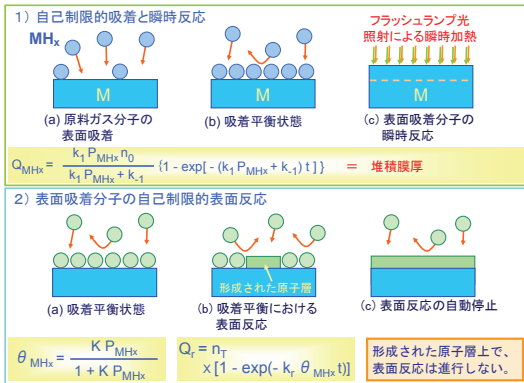
# 主な研究テーマ

## 1. IV族半導体関連材料の原子層成長

SiH<sub>4</sub>等の水素化物ガスを用い、反応雰囲気を高浄化したCVD法により、SiやGe等のIV族半導体の一原子層ずつの成長、原子層熱窒化、Pの原子層成長等を実現しました。原料ガス分子の表面吸着がラングミュア型であり、飽和あるいは吸着・脱離平衡に達し、表面で自己制限的に反応が進行するためです。また、基板非加熱下でのECRプラズマCVDプロセスによる高度歪Si/Geヘテロ構造を実現しました。

水素化物原料ガスの自己制限的表面反応モデル

水素化物原料ガスのSi(100)表面またはGe(100)表面での自己制限的反應条件



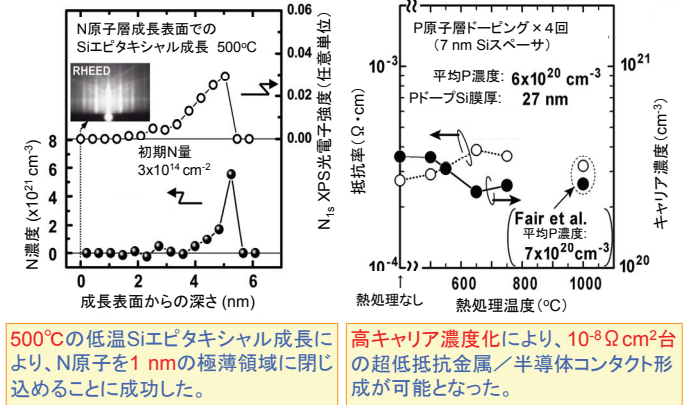
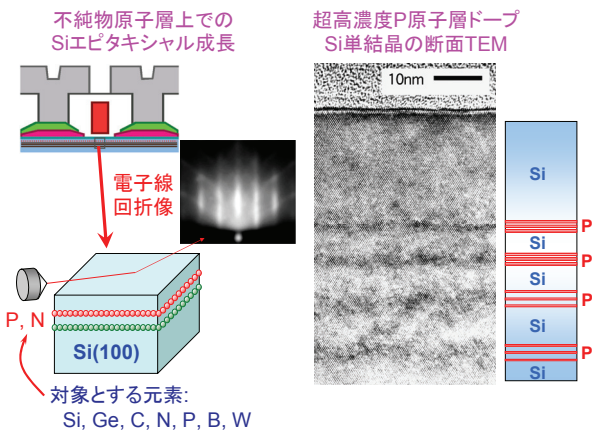
原料ガス / 基板	温度	圧力	備考
SiH <sub>4</sub> /Si	385°C	100-500 Pa	瞬時加熱 吸着・脱離平衡.
SiH <sub>4</sub> /Ge	260°C	10-500 Pa	熱分解, 1原子層
GeH <sub>4</sub> /Ge	268°C	2.9-13 Pa	瞬時加熱, 1原子層
CH <sub>4</sub> /Si	500-600°C	50-1600 Pa	熱分解, 2原子層
NH <sub>3</sub> /Si	400°C (300-800°C)	124-1400 Pa	熱分解&瞬時加熱, 2, 4原子層
PH <sub>3</sub> /Si	450°C	0.26 Pa	熱分解, 3原子層
PH <sub>3</sub> /Ge	300°C	0.26 Pa	熱分解, 1原子層
SiH <sub>3</sub> CH <sub>3</sub> /Si	450°C	18 Pa	熱分解, 1原子層
SiH <sub>3</sub> CH <sub>3</sub> /Ge	450°C	18 Pa	熱分解, 1原子層

## 2. Si中への原子層ドーピング

不純物原子層形成制御と500°C以下での低温Siエピタキシャル成長を組み合わせることにより、Si単結晶薄膜中にP, N, B, C, Wの原子層ドーピングを実現し、1 nm以下の極薄領域に不純物原子を閉じこめることに成功しました。

原子層成長・原子層ドーピング

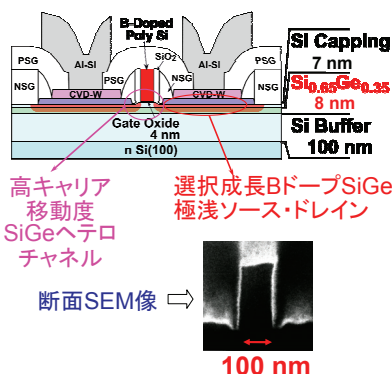
Siエピタキシャル成長における原子層ドーピング



## 3. Si-Ge系ヘテロCVD技術のデバイス応用

ヘテロ構造をチャンネル部とソース・ドレイン部に導入し、短チャンネル効果が抑制された高電流駆動能力を持つ微細pMOSFETを実現しました。また、ヘテロ構造の細線状微細加工時のSi<sub>1-x</sub>Ge<sub>x</sub>の歪緩和により、上部Si層への引張り歪導入を実現しました。

Si<sub>1-x</sub>Ge<sub>x</sub>ヘテロチャネルMOSFETの高性能化



Si<sub>0.65</sub>Ge<sub>0.35</sub>ヘテロチャネルpMOSFETの電気特性

