

研究スタッフ

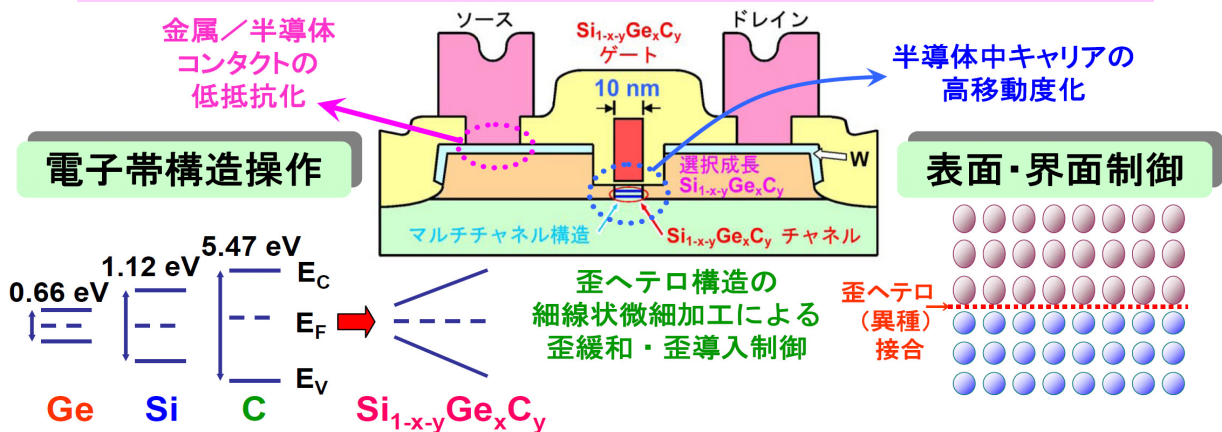
教授：室田 淳一

准教授：櫻庭 政夫

研究目的

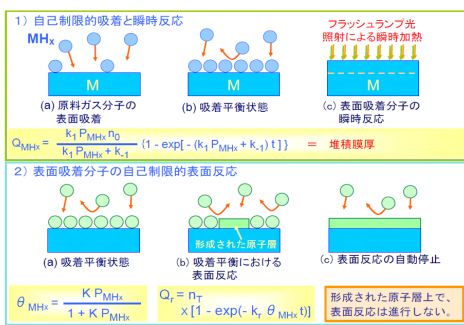
半導体中で所望の元素を所望の原子位置に配置できれば、半導体中のキャリア濃度・移動度の限界突破や新機能創生に関する新たな半導体電子物性の分野が開拓され、半導体デバイス性能の飛躍的向上につながります。その視点から、IV族半導体(Si, Ge, C)と不純物(P, B, N, W等)の原子制御プロセスの構築と同時に、それを用いた超微細デバイス製作の研究を進め、シリコンベースIV族半導体ナノヘテロデバイスの研究開発を行うことにより、半導体デバイスの高性能化に資することを研究目的としております。

原子制御でIV族半導体素子を高性能化する



1. 水素化物原料ガスの自己制限的表面反応制御

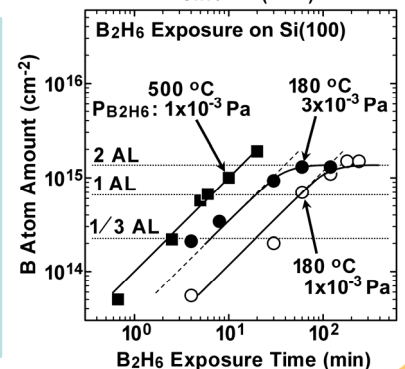
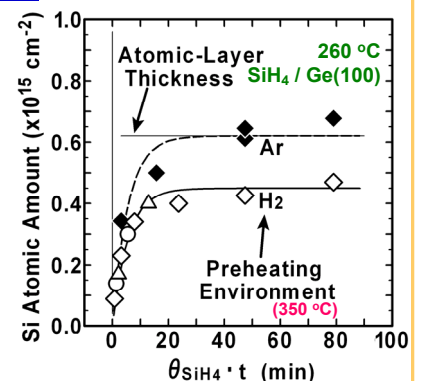
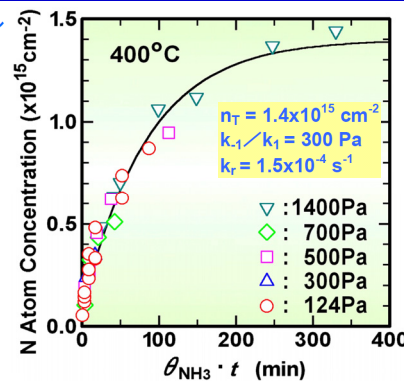
水素化物原料ガスの自己制限的表面反応モデル



水素化物原料ガスのSi(100)表面またはGe(100)表面での自己制限的反応条件

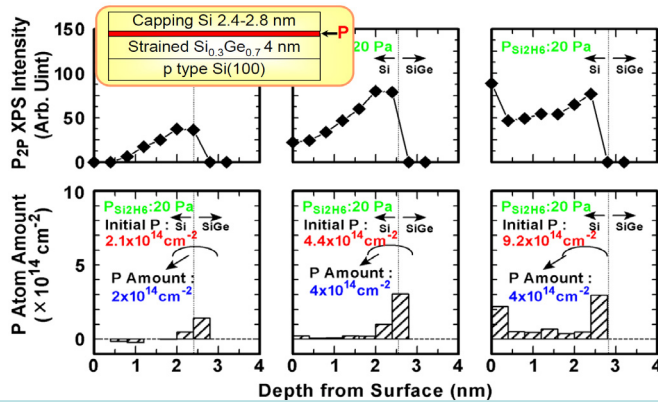
原料ガス/基板	温度	圧力	備考
SiH ₄ /Si	385 °C	100-500 Pa	瞬時加熱 吸着・脱離平衡
SiH ₄ /Ge	260 °C	10-500 Pa	熱分解, 1原子層
GeH ₄ /Ge	268 °C	2.9-13 Pa	瞬時加熱, 1原子層
CH ₄ /Si	500-600 °C	50-1600 Pa	熱分解, 2原子層
NH ₃ /Si	400 °C (300-800 °C)	124-1400 Pa	熱分解&瞬時加熱, 2, 4原子層
NH ₃ /Si _{0.5} Ge _{0.5}	400 °C	550 Pa	熱分解, 3原子層
NH ₃ /Ge	400 °C	550 Pa	熱分解, 1原子層
PH ₃ /Si	450 °C	0.26 Pa	熱分解, 3原子層
PH ₃ /Ge	300 °C	0.26 Pa	熱分解, 1原子層
B ₂ H ₆ /Si	180 °C	(1-3) × 10 ⁻³ Pa	熱分解, 2原子層
SiH ₂ CH ₃ /Si	450 °C	18 Pa	熱分解, 1原子層
SiH ₂ CH ₃ /Ge	450 °C	18 Pa	熱分解, 1原子層

Si(100)やGe(100)上での低温での表面吸着・熱分解反応を利用することにより、IV族半導体関連材料の各種原子層形成制御を可能とする反応条件を見いだしました。また、各種水素化物原料ガスの低温下での表面吸着・反応過程がLangmuir型吸着に基づいて定量的に説明できることを明らかにしました。



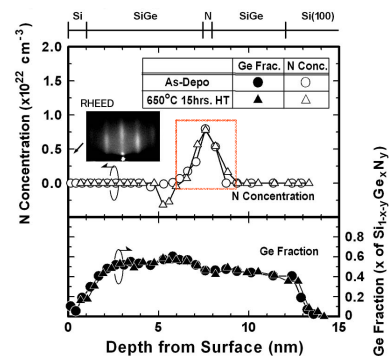
2. Siエピタキシャル成長における原子層ドーピング

(2-a) Si薄膜への高濃度P原子層ドーピング



P原子層吸着Si(100)上での450 °Cでの低温Si₂H₆反応により、P原子を効果的にSi薄膜中に閉じ込めることに成功しました。

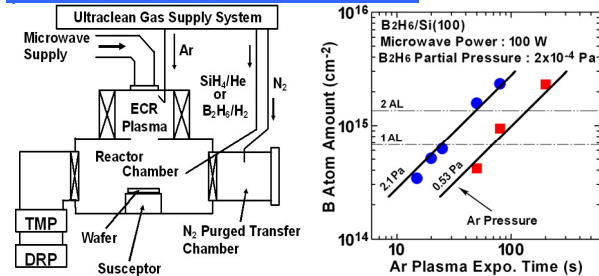
(2-b) Si_{1-x}Ge_x薄膜への高濃度N原子層ドーピング



Nドーゾ量6x10¹⁴ cm⁻²のN原子層ドーピングSi_{0.5}Ge_{0.5}薄膜のエピタキシャル成長を実現しました。

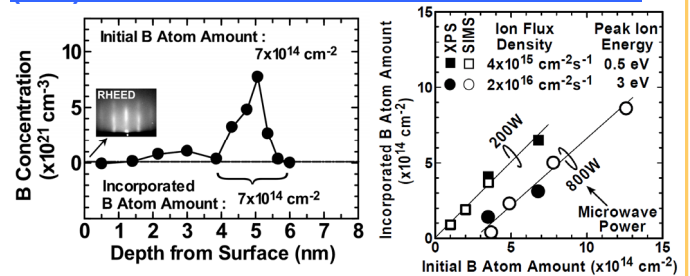
3. 原子層制御プラズマCVDプロセス

(3-a) Si上へのB原子層形成



プラズマCVDにより、B原子層形成とその上のSiエピタキシャル成長を基板非加熱下で実現しました。

(3-b) Si薄膜への高濃度B原子層ドーピング

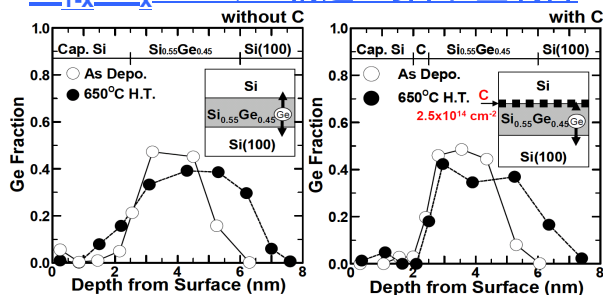


ドーゾ量7x10¹⁴ cm⁻²、ドーピング領域厚さ1nmの高濃度B原子層ドーピングSi薄膜形成を実現しました。

4. IV族半導体ヘテロ構造の歪・電気特性制御

(4-a) C原子層ドーピングによる

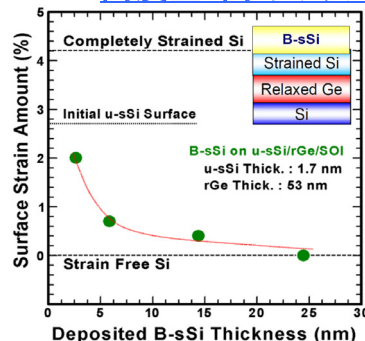
Si_{1-x}Ge_x/Siヘテロ構造の界面歪制御



高濃度C原子層ドーピングによってナノヘテロ構造の界面ミキシングが効果的に抑制できることを明らかにしました。

(4-b) プラズマCVD Ge上への

高度歪・高キャリア移動度Si薄膜形成

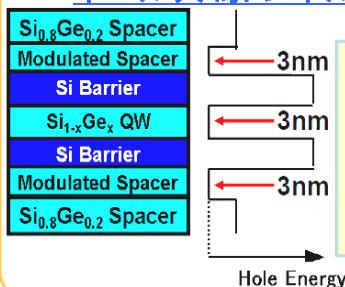


プラズマCVDにより形成した歪緩和Ge薄膜を用いることにより、ナノメートルオーダー厚さのドーピングSi薄膜への高度歪導入を可能にしました。

高度歪導入により、BドーピングSi薄膜の室温ホール移動が3倍以上に増大することを明らかにしました。

(4-c) 歪Si_{1-x}Ge_x/Siヘテロ構造

ホール共鳴トンネルダイオード製作



歪Si_{1-x}Ge_x/Siナノヘテロ構造を適用したホール共鳴トンネルダイオードの高Ge比率化を推進することにより、室温負性コンダクタンス特性の観測に成功しました。

