

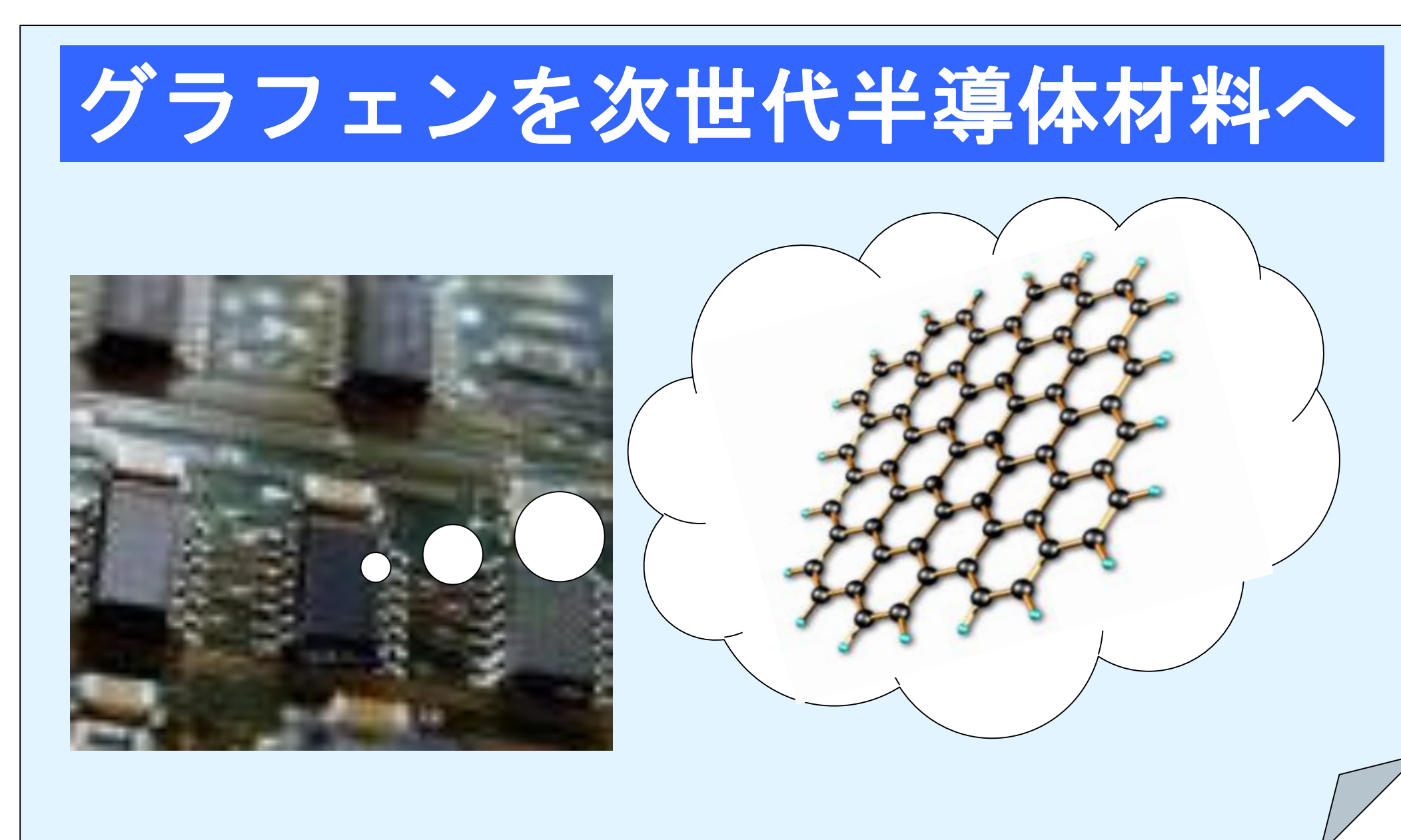
研究スタッフ

教授： 末光 眞希、 准教授： 吹留 博一

研究員： 金 観洙、 技術補佐員： 佐々木 文憲

研究目的

炭素原子が蜂の巣状に二次元に配列したグラフェンは、最大で $\sim 10^5 \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$ もの移動度を有する有望な次世代半導体材料です。本研究室では、世界で先駆けて、Si基板に直接成長させたグラフェン(GOS)作製に成功しました。現在、このGOS技術を用いたSi基板上高速デバイス実現のためのプロセス研究を行っています。

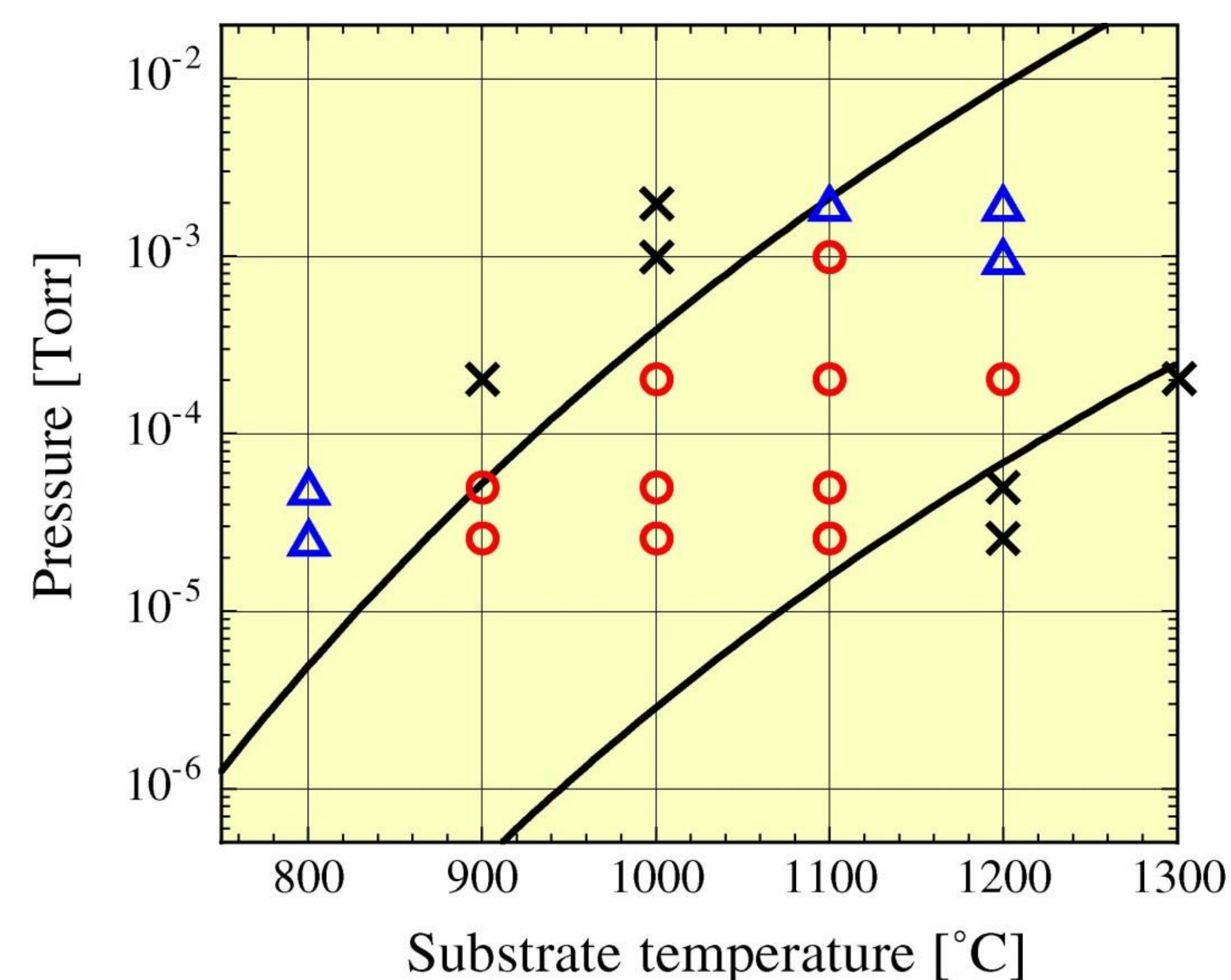


主な研究テーマ

1. Si基板上SiC薄膜の低温エピ成長

超高真空中で原料ガスを基板に吹き付け、表面化学反応させることで、Si基板上に炭化ケイ素(SiC)単結晶薄膜を形成できます。研究の結果、 1000°C 以下という低温で高品質のSiC薄膜を形成できるようになりました。更なる高品質化に向け、ヘテロ界面の制御を行っています。

Y. Narita et al., Jpn. J. Appl. Phys., **46**, L40 (2007)



2. Si基板上SiC薄膜表面のエピタキシャルグラフェン形成過程

Si基板上にSiC薄膜を成長させ、その表面からSi原子を昇華させることでグラフェンを形成できます。私たちはこの方法で、Si基板上に方位の揃ったエピタキシャルグラフェンを形成することに世界で初めて成功しました。

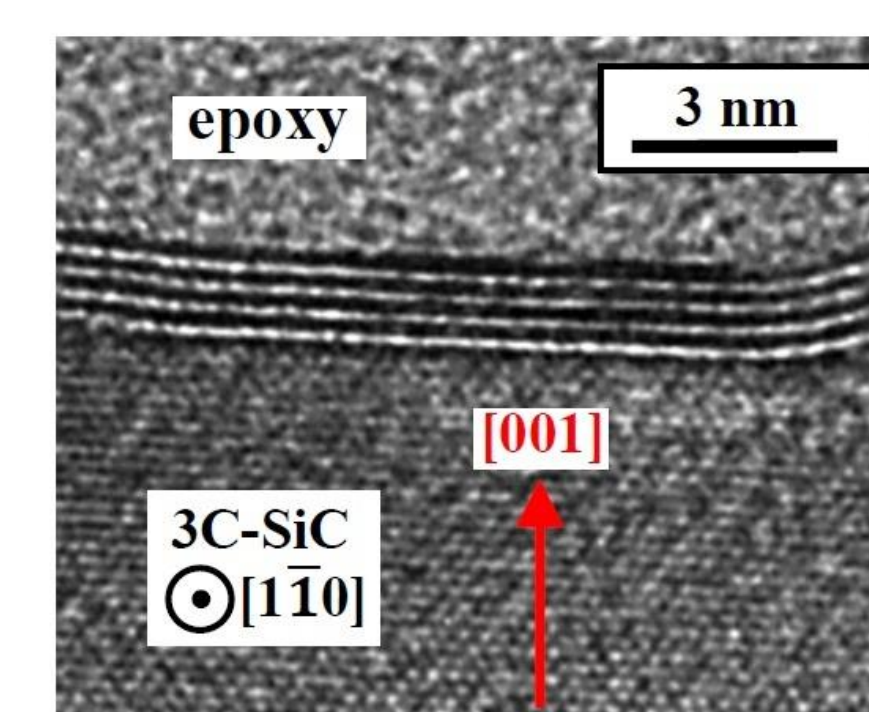
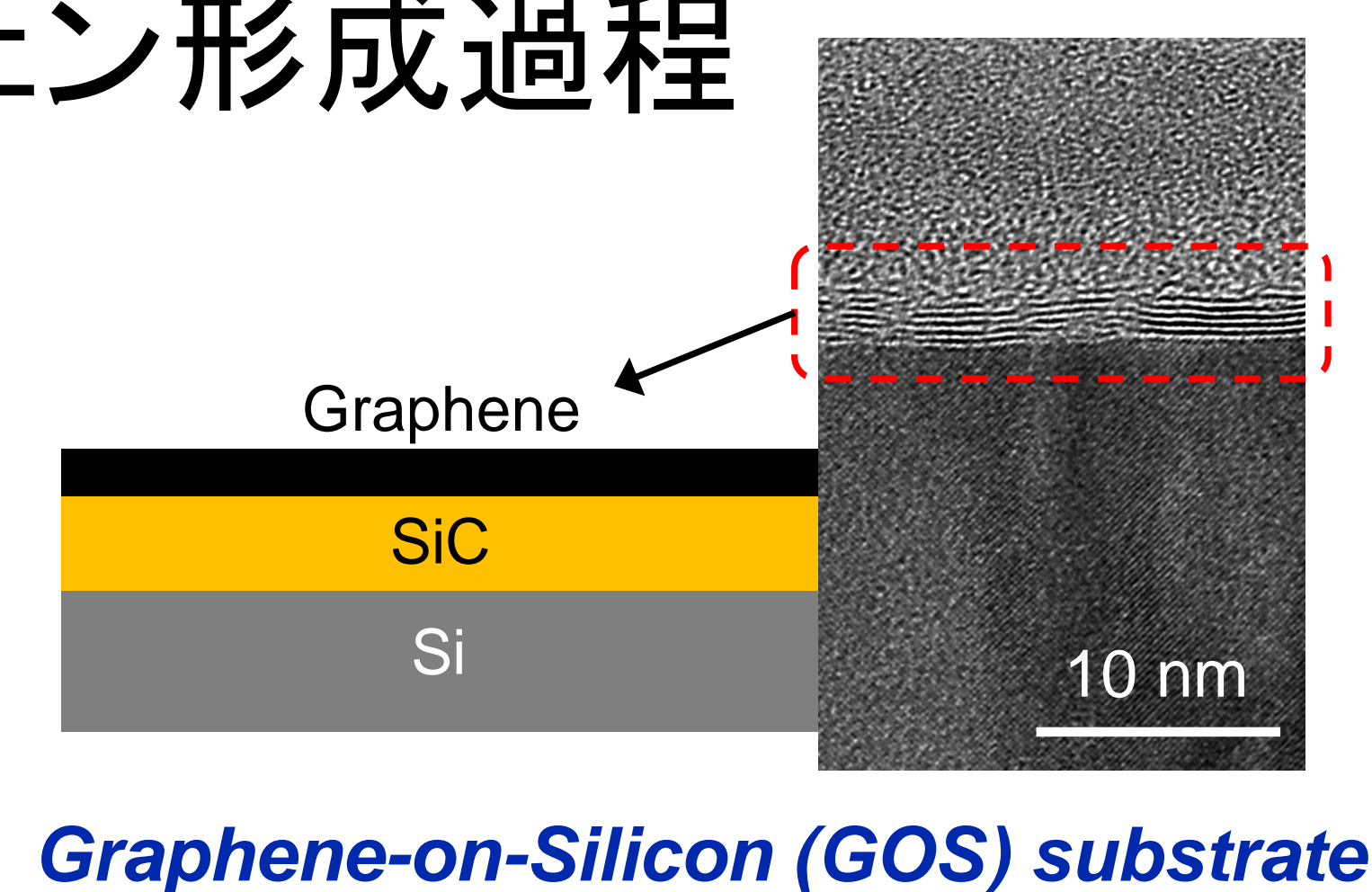
M. Suemitsu et al., e-J. Surf. Sci. Nanotech. **7**, 311-313 (2009).

Y. Miyamoto et al., e-J. Surf. Sci. Nanotech. **7**, 107-109 (2009).

H. Fukidome et al., Jpn. J. Appl. Phys. **49** 01AH03 (2010).

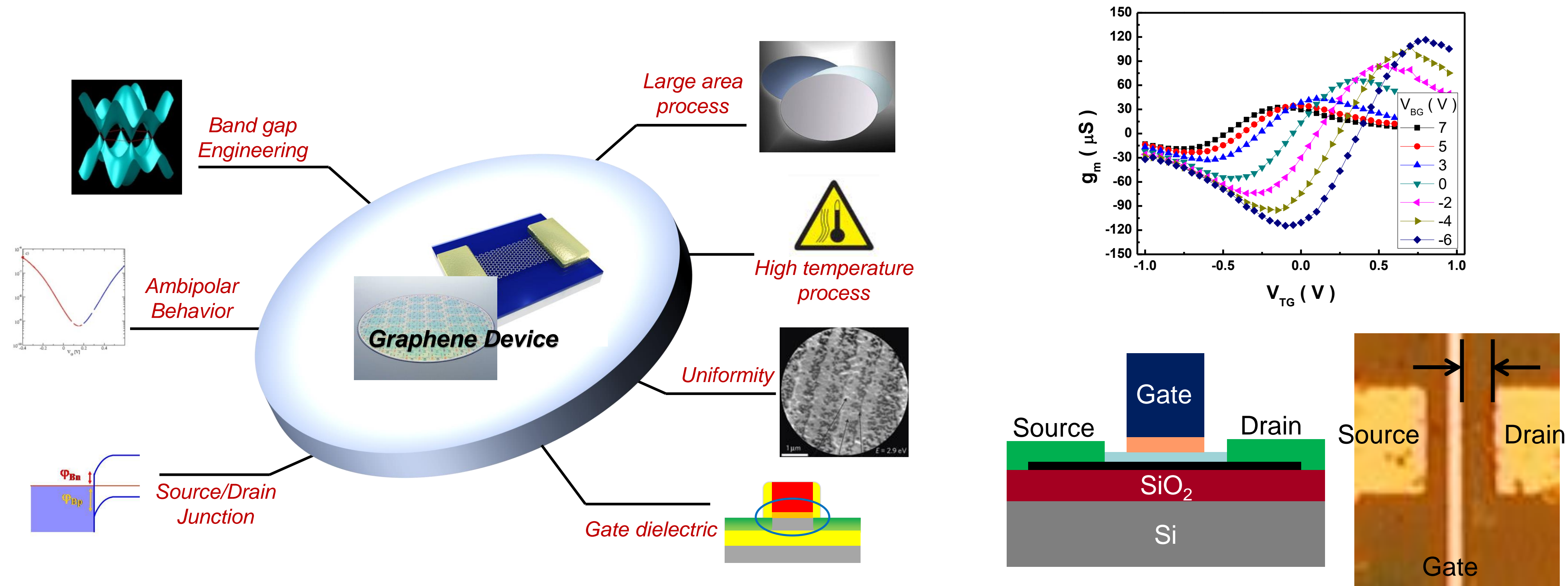
S. Abe, et al., Nanoscale Res Lett, **5**, 1888 (2010).

M. Suemitsu et al., J. Phys. D: Appl. Phys. **43** 374012 (2010).



3. グラフェン電界効果トランジスタ・プロセスの開発と超高速デバイス

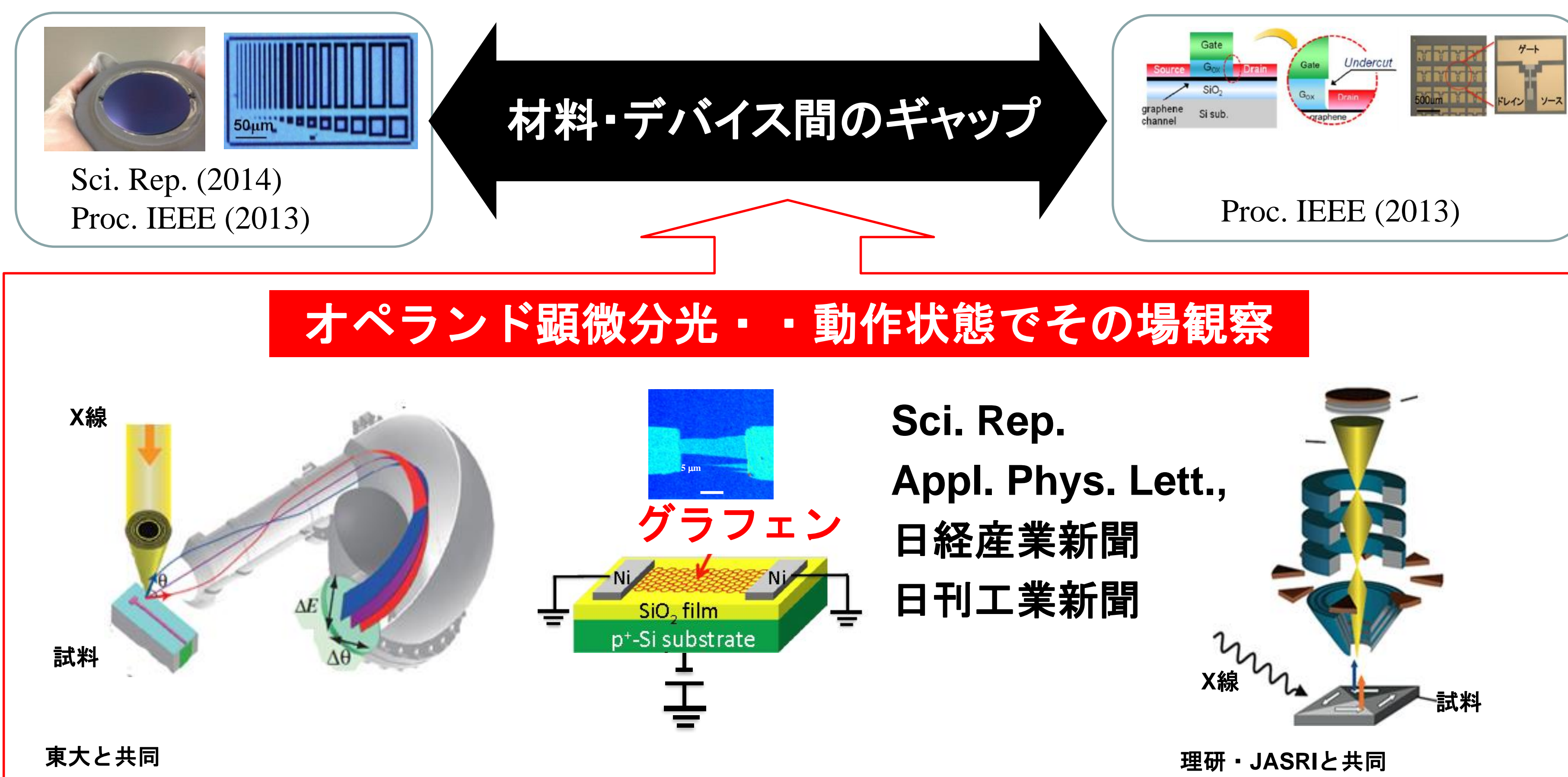
グラフェンを用いた電界効果トランジスタの作製には、Siとはまた異なるプロセス開発が必要です。本研究室ではグラフェン開発に必要な要素プロセスを一つ一つ開発しています。



4. 高性能デバイス開発の為にオペランド顕微X線分光の新規開拓

グラフェンなどの原子薄膜や二次元電子系 (AlGaIn/GaN) を持ちいた高性能デバイス開発においては、活性層 (例: チャネル) 以外の寄生領域 (例: コンタクト抵抗) の寄与により、物性とデバイス特性の間に大きなギャップが生まれます。

このギャップを埋めることを目的とした、動作しているデバイスの電子状態を高分解能 (<0.1 eV, 20 nm, 100fs) に観察するオペランド顕微分光を開拓しています。これにより、グラフェン・トランジスタやGaN-HeMTの高性能化および高信頼性のための産学連携研究が進んでいます。



産学連携を希望するテーマ例

- ・ グラフェンの研究
- ・ 二次元原子薄膜 (MoS₂など) を用いた新原理デバイスの研究開発
- ・ オペランド顕微X線を用いたデバイス研究