

# 研究スタッフ

教授： 堀尾 喜彦

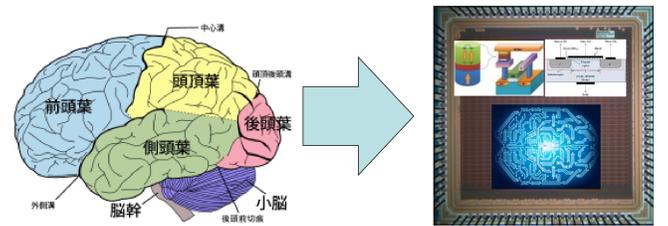
## 研究目的

脳の構造や情報処理様式に学んだ、高性能で効率的、柔軟でロバストな情報処理装置である「**脳型コンピュータ**」の実現を目標とする。

特に、物理的な高次元複雑ダイナミクスによる「**プロセスによる情報処理**」を、アナログ集積回路を核とした計算システムとして実装する。そのため、大規模な脳型複雑系集積回路システムを、**シナプスナノデバイス**や**先端アナログ/デジタルCMOS集積回路**を用いて実装する。

同時に、脳科学の知見に基づいた「**ブレインモルフィックコンピューティングパラダイム**」の創成を目指す。また、身体性や、自己あるいは意識を持つ自律的な脳型コンピュータの実現を目指す。

### ブレインモルフィック コンピューティングシステム



ナノデバイス CMOS 回路

### 脳の情報処理様式を再現する 新しい脳型コンピュータ

意識・無意識過程  
身体性・自己  
ダイナミクスによる処理

## 主な研究テーマ

### 1. 脳・身体総合総合体コンピューティングの基礎研究

User Dependent, Personalized Computer (UDPC)の実現を目指した  
**脳・身体総合体(Whole Organism)コンピューティング**

UDPC: 対象(使用者、環境など)に特化したパーソナルなコンピュータ

脳単体を実現するのではなく、環境や自身の状態を**身体性**として統合することにより、いわゆる「**自己**」としての**内部状態**を持つ、より高性能な脳型コンピュータの実現を目指す。

#### 身体性(制約)導入の効果:

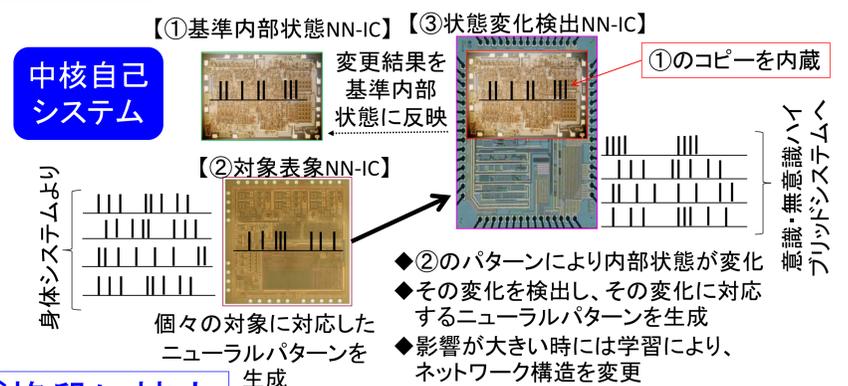
- 直接的、物理的なインターフェイスが可能
- センサー・アクチュエータと処理が一体化
- 情報の統合で学習・記憶性能が向上
- 能動的な情報取得による能動的学習が可能
- 自分と自分以外の区別が可能(中核自己)

自ら環境に働きかけて学習できるので、**応用範囲が格段に拡大**

モバイルデバイス、ロボット、遠隔地(宇宙や深海など)探査、自動運転車、センサネットワーク、IoT、サイバーフィジカルシステム、見守りシステムなど。

#### 全体構成

集積回路を核としたシステムとして実装



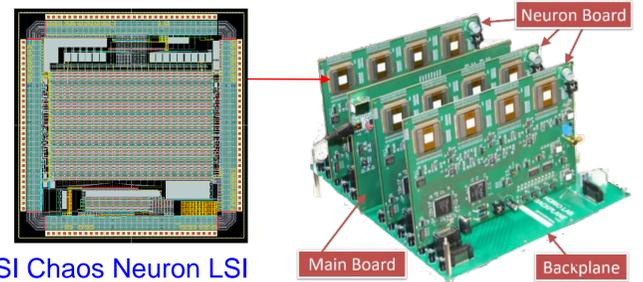
小型・低消費電力な  
ハードウェア実装が必須

電気通信研究所における共同プロジェクト研究 (H29A21) 及び科研費(16K00340, 17H0693)による

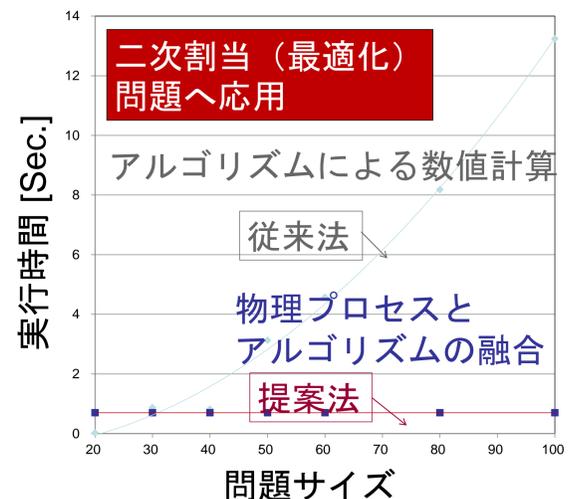
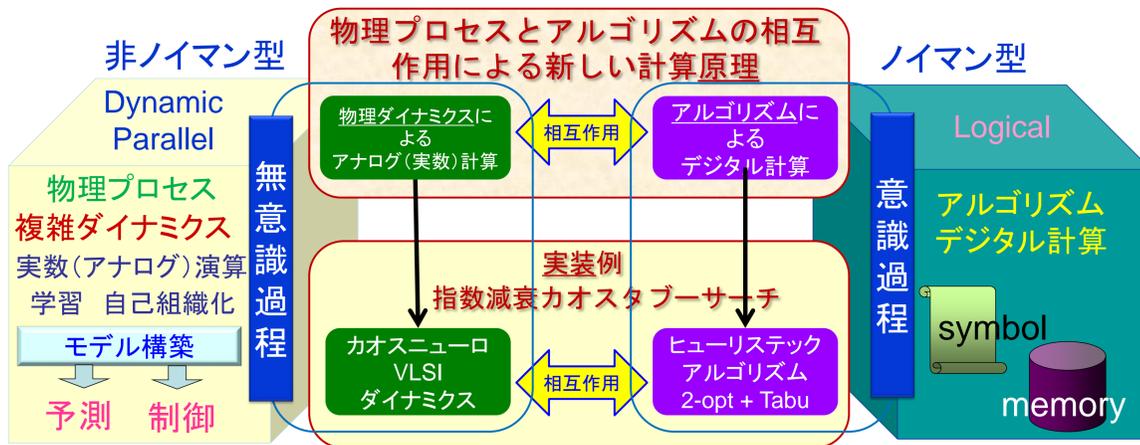
## 2. ダイナミクス/アルゴリズム 無意識/意識 ハイブリッドコンピュータの開発と応用

脳の柔軟でありながらロバストで高性能な情報処理様式を工学的に応用するため、**高次元複雑アナログダイナミクス**を超並列的な脳の**無意識過程**に、**アルゴリズム**によるデジタル演算を逐次的・論理的な**意識過程**に対応させ、さらにこれらを相互作用させる新しい**ハイブリッド計算パラダイム**に基づく集積回路システムを開発した。

ハイブリッド脳型コンピュータ  
ハードウェアプロトタイプ



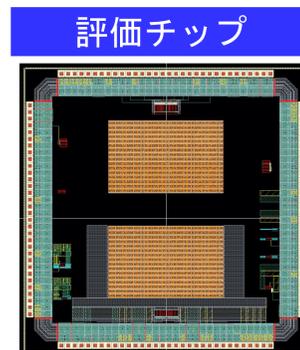
SI Chaos Neuron LSI  
736個のニューロンを搭載



電気通信研究所における共同プロジェクト研究 (H29A21, H28/A08) による

## 3. 黄金比A/Dコンバータ (GRE)集積回路

複雑工学システムの設計論を応用し、プロセスやデバイス特性の変動、ノイズに対して、**無調整でも高性能が数理的に保証される**、黄金比A/D変換回路を、スイッチト・カレント回路技術を用いて集積回路化した。



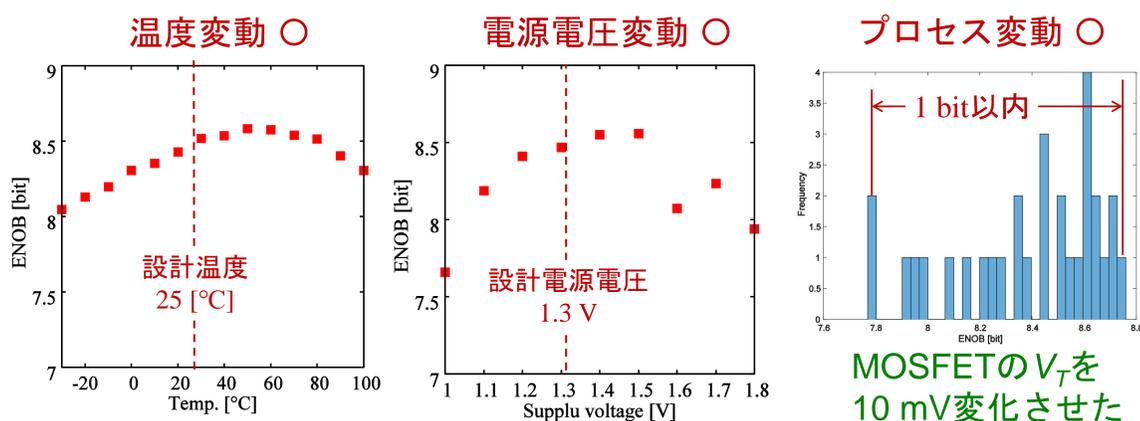
GREアルゴリズム

$$u_n = u_{n-1} + u_{n-2} - b_n$$

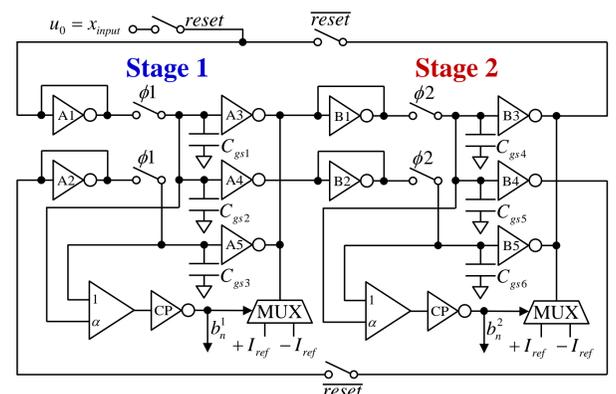
$$b_n = Q_v^\alpha(u_{n-2}, u_{n-1})$$

$$Q_v^\alpha(u_{n-2}, u_{n-1}) = \begin{cases} -1, & u_{n-2} + \alpha u_{n-1} < v \\ 1, & u_{n-2} + \alpha u_{n-1} \geq v \end{cases}$$

数理的に性能を保証(guarantee)



スイッチト・カレントGRE ADC回路



### 産学連携を希望するテーマ例

- 「いつでも、どこでもAI」に向けた脳型チップの研究
  - ✓ 例えば Edge AI用途、センサー用途、通信困難地用途、見守りデバイス用などの小型・低消費電力、自律・脳型処理チップ
- 脳の情報処理明や、ハードウェア意識に関する研究
- 組合せ最適化問題の高速・高性能解法 (ハードウェア) に関する研究